

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/019566

International filing date: 27 December 2004 (27.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-002318
Filing date: 07 January 2004 (07.01.2004)

Date of receipt at the International Bureau: 03 March 2005 (03.03.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁
JAPAN PATENT OFFICE

04.01.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 1月 7日
Date of Application:

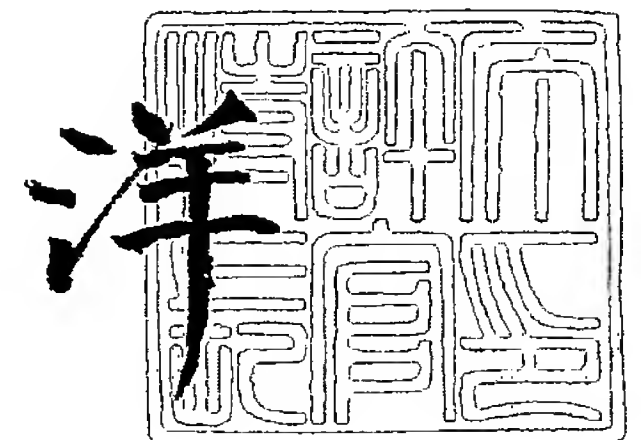
出願番号 特願2004-002318
Application Number:
[ST. 10/C]: [JP2004-002318]

出願人 浜松ホトニクス株式会社
Applicant(s):

2005年 2月17日

特許庁長官
Commissioner,
Japan Patent Office

小川



【書類名】 特許願
【整理番号】 2003-0750
【提出日】 平成16年 1月 7日
【あて先】 特許庁長官殿
【国際特許分類】 H01S 5/00
H01L 33/00
【発明者】
【住所又は居所】 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社
内
【氏名】 田中 章雅
【特許出願人】
【識別番号】 000236436
【氏名又は名称】 浜松ホトニクス株式会社
【代理人】
【識別番号】 100088155
【弁理士】
【氏名又は名称】 長谷川 芳樹
【選任した代理人】
【識別番号】 100092657
【弁理士】
【氏名又は名称】 寺崎 史朗
【選任した代理人】
【識別番号】 100124291
【弁理士】
【氏名又は名称】 石田 悟
【手数料の表示】
【予納台帳番号】 014708
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

複数の化合物半導体層を積層して形成される半導体発光素子であって、
前記複数の化合物半導体層を含む層構造体の光出射面側に、酸化シリコンからなる膜を介して、出射光に対して光学的に透明なガラス基板が接着されていることを特徴とする半導体発光素子。

【請求項 2】

前記複数の化合物半導体層として、積層された第 2 導電型の第 1 D B R 層、第 2 導電型の第 1 クラッド層、活性層、第 1 導電型の第 2 クラッド層、及び第 1 導電型の第 2 D B R 層を含み、

前記層構造体には、前記第 1 D B R 層、前記第 1 クラッド層、前記活性層、前記第 2 クラッド層、及び前記第 2 D B R 層を含む所定領域を囲むように絶縁化あるいは半絶縁化された電流狭窄領域が形成されており、

前記酸化シリコンからなる膜は、前記層構造体における前記第 1 D B R 層側に形成されていることを特徴とする請求項 1 に記載の半導体発光素子。

【請求項 3】

前記層構造体は、前記酸化シリコンからなる膜と前記第 1 D B R 層との間に位置する第 2 導電型のコンタクト層を更に含むことを特徴とする請求項 2 に記載の半導体発光素子。

【請求項 4】

前記複数の化合物半導体層は、

前記所定領域を含んでメサ状に形成された発光部と、

前記第 1 D B R 層、前記第 1 クラッド層、前記活性層、前記第 2 クラッド層、及び前記第 2 D B R 層を含んでメサ状に形成されたパッド電極配置部と、に形成され、

前記発光部に配置され、前記所定領域に電氣的に接続された第 1 パッド電極と、

前記パッド電極配置部に配置され、前記コンタクト層に電氣的に接続された第 2 パッド電極と、を備えることを特徴とする請求項 3 に記載の半導体発光素子。

【請求項 5】

前記第 2 パッド電極は、前記発光部と前記パッド電極配置部との間に形成される窪み部を通して前記コンタクト層に電氣的に接続されていることを特徴とする請求項 4 に記載の半導体発光素子。

【請求項 6】

前記第 1 パッド電極及び前記第 2 パッド電極に、バンプ電極が配置されることを特徴とする請求項 4 に記載の半導体発光素子。

【請求項 7】

前記発光部がアレイ状に複数並設されていることを特徴とする請求項 4 に記載の半導体発光素子。

【請求項 8】

前記層構造体における前記第 2 D B R 層側には、前記所定領域に対応して光反射膜が形成されていることを特徴とする請求項 2 に記載の半導体発光素子。

【請求項 9】

前記ガラス基板には、前記層構造体から出射された光が透過するレンズ部が形成されていることを特徴とする請求項 1 に記載の半導体発光素子。

【請求項 10】

前記レンズ部は、前記ガラス基板の最表面より窪んで形成されていることを特徴とする請求項 9 に記載の半導体発光素子。

【請求項 11】

複数の化合物半導体層を積層して形成する半導体発光素子の製造方法であって、

半導体基板と、出射光に対して光学的に透明なガラス基板と、を準備し、

前記半導体基板の一方面側に、積層された前記複数の化合物半導体層を含む層構造体を形成する工程と、

前記層構造体の最表面側に、酸化シリコンからなる膜を形成する工程と、
前記酸化シリコンからなる膜が前記ガラス基板の一方面と接触するように、前記層構造体が形成された前記半導体基板と前記ガラス基板とを接着する工程と、
前記半導体基板と前記ガラス基板とを接着する前記工程の後に実施され、前記半導体基板を除去する工程と、を備えることを特徴とする半導体発光素子の製造方法。

【請求項 1 2】

前記半導体基板を除去する前記工程では、前記半導体基板をウエットエッチングにより除去することを特徴とする請求項 1 1 に記載の半導体発光素子の製造方法。

【請求項 1 3】

前記層構造体を形成する前記工程の前に実施され、上記ウエットエッチングを停止させるエッチング停止層を前記半導体基板と前記層構造体との間に位置させるように形成する工程と、

前記半導体基板を除去する前記工程の後に実施され、前記エッチング停止層をウエットエッチングにより除去する工程と、を更に備えることを特徴とする請求項 1 2 に記載の半導体発光素子の製造方法。

【請求項 1 4】

前記複数の化合物半導体層として、第 2 導電型の第 1 D B R 層、第 2 導電型の第 1 クラッド層、活性層、第 1 導電型の第 2 クラッド層、及び第 1 導電型の第 2 D B R 層を含んでおり、

前記層構造体を形成する前記工程では、前記半導体基板側から前記第 2 D B R 層、前記第 2 クラッド層、前記活性層、前記第 1 クラッド層及び前記第 1 D B R 層を順次積層することを特徴とする請求項 1 1 に記載の半導体発光素子の製造方法。

【請求項 1 5】

前記層構造体を形成する前記工程では、当該層構造体の最表面に位置するように第 2 導電型のコンタクト層を更に形成することを特徴とする請求項 1 4 に記載の半導体発光素子の製造方法。

【請求項 1 6】

前記半導体基板を除去する前記工程の後に実施され、前記層構造体に、前記第 1 D B R 層、前記第 1 クラッド層、前記活性層、前記第 2 クラッド層、及び前記第 2 D B R 層を含む所定領域を囲むように絶縁化あるいは半絶縁化された電流狭窄領域を形成する工程と、

前記電流狭窄領域を形成する前記工程の後に実施され、前記所定領域を含む発光部と、前記第 1 D B R 層、前記第 1 クラッド層、前記活性層、前記第 2 クラッド層、及び前記第 2 D B R 層を含むパッド電極配置部とをそれぞれメサ状に形成する工程と、

前記発光部の上に第 1 パッド電極を形成し、当該第 1 パッド電極と前記所定領域とを電氣的に接続する工程と、

前記パッド電極配置部の上に第 2 パッド電極を形成し、当該第 2 パッド電極と前記コンタクト層とを電氣的に接続する工程と、を更に備えることを特徴とする請求項 1 5 に記載の半導体発光素子の製造方法。

【請求項 1 7】

前記第 2 パッド電極と前記コンタクト層とを電氣的に接続する前記工程では、前記発光部と前記パッド電極配置部との間に形成される窪み部を通して前記第 2 パッド電極と前記コンタクト層とを電氣的に接続することを特徴とする請求項 1 6 に記載の半導体発光素子の製造方法。


【請求項 1 8】

前記層構造体における前記第 2 D B R 層側に、前記所定領域に対応して光反射膜を形成する工程を更に備えることを特徴とする請求項 1 6 に記載の半導体発光素子の製造方法。

【請求項 1 9】

前記ガラス基板には、前記層構造体から出射された光が透過するレンズ部が形成されていることを特徴とする請求項 1 1 に記載の半導体発光素子の製造方法。

【請求項 2 0】



前記レンズ部は、前記ガラス基板の最表面より窪んで形成されていることを特徴とする
請求項 1 9 に記載の半導体発光素子の製造方法。

【書類名】 明細書

【発明の名称】 半導体発光素子及びその製造方法

【技術分野】

【0 0 0 1】

本発明は、半導体発光素子及びその製造方法に関する。

【背景技術】

【0 0 0 2】

近年、CPUの駆動周波数の高速化（例えば、1 0 G H z 以上）に伴い、システム装置内及び装置間の信号を光で伝送する光インターコネクション技術が着目されている。この光インターコネクション技術には、半導体受光素子及び半導体発光素子といった光半導体素子が用いられる。

【0 0 0 3】

ところで、半導体発光素子として、基板と、基板の一方面側に積層された複数の化合物半導体層とを備え、基板の他方面側から光を出射する、いわゆる裏面出射型の半導体発光素子が知られている（例えば、特許文献1～3参照）。これら特許文献1～3に記載された半導体発光素子では、下記の目的で、発光領域に対応する基板部分を部分的に薄化し、部分的に薄化された基板部分を囲むように基板厚みを残した部分を形成している。第1の目的は、基板の光吸収による光信号劣化あるいは消失を防ぐことである。第2の目的は、半導体発光素子を外部基板等にワイヤボンディングあるいはバンプボンディングにより実装する際に、半導体発光素子がダメージを受ける、あるいは破損するのを防ぐことである。

【特許文献1】 特開平2-128481号公報

【特許文献2】 特開平10-200200号公報

【特許文献3】 特開平11-46038号公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 4】

しかしながら、上述した特許文献1～3に記載された半導体発光素子においては、基板厚みを残した部分が存在することから、半導体発光素子の小型化には限界がある。特に、半導体発光素子のアレイ化を図る場合、狭ピッチ化が困難なため、素子のサイズが大きくならざるを得ず、半導体発光素子のコンパクト化ができなくなる。

【0 0 0 5】

本発明は上述の点に鑑みてなされたもので、機械的強度を保ちつつ、小型化を十分に図ることが可能な半導体発光素子及びその製造方法を提供することを課題とする。

【課題を解決するための手段】

【0 0 0 6】

本発明に係る半導体発光素子は、複数の化合物半導体層を積層して形成される半導体発光素子であって、複数の化合物半導体層を含む層構造体の光出射面側に、酸化シリコンからなる膜を介して、出射光に対して光学的に透明なガラス基板が接着されていることを特徴とする。

【0 0 0 7】

本発明に係る半導体発光素子では、層構造体に含まれる複数の化合物半導体層を薄膜化した場合でも、層構造体の機械的強度が上記ガラス基板により保たれることとなる。また、本発明においては、上記特許文献1～3に記載された半導体発光素子のように、基板厚みを残した部分を形成する必要はなく、素子の小型化を容易に図ることができる。

【0 0 0 8】

また、本発明では、層構造体は酸化シリコンからなる膜を介してガラス基板に接着されているので、層構造体とガラス基板とを接着剤等を用いることなく接着することができる。そのため、層構造体（複数の化合物半導体層）から出射された光は、上記接着剤等により吸収されることなくガラス基板に到達し得る。

【0009】

また、複数の化合物半導体層として、積層された第2導電型の第1DBR層、第2導電型の第1クラッド層、活性層、第1導電型の第2クラッド層、及び第1導電型の第2DBR層を含み、層構造体には、第1DBR層、第1クラッド層、活性層、第2クラッド層、及び第2DBR層を含む所定領域を囲むように絶縁化あるいは半絶縁化された電流狭窄領域が形成されており、酸化シリコンからなる膜は、層構造体における第1DBR層側に形成されていることが好ましい。この場合、半導体発光素子として面発光型発光素子を実現することができる。

【0010】

また、層構造体は、酸化シリコンからなる膜と第1DBR層との間に位置する第2導電型のコンタクト層を更に含むことが好ましい。

【0011】

また、複数の化合物半導体層は、所定領域を含んでメサ状に形成された発光部と、第1DBR層、第1クラッド層、活性層、第2クラッド層、及び第2DBR層を含んでメサ状に形成されたパッド電極配置部と、に形成され、発光部に配置され、所定領域に電氣的に接続された第1パッド電極と、パッド電極配置部に配置され、コンタクト層に電氣的に接続された第2パッド電極と、を備えることが好ましい。この場合、第1パッド電極及び第2パッド電極が光出射面とは反対面側に配置されることとなり、半導体発光素子の実装を容易に行なうことができる。

【0012】

また、第2パッド電極は、発光部とパッド電極配置部との間に形成される窪み部を通してコンタクト層に電氣的に接続されていることが好ましい。この場合、第1クラッド層側の電極の取り出しを簡易且つ確実に行なうことができる。

【0013】

また、第1パッド電極及び第2パッド電極に、バンプ電極が配置されることが好ましい。

【0014】

また、発光部がアレイ状に複数並設されていることが好ましい。

【0015】

また、層構造体における第2DBR層側には、所定領域に対応して光反射膜が形成されていることが好ましい。この場合、光反射膜にて反射された光もガラス基板から出射することとなる。この結果、発光出力を向上することができる。

【0016】

本発明に係る半導体発光素子の製造方法は、複数の化合物半導体層を積層して形成する半導体発光素子の製造方法であって、半導体基板と、出射光に対して光学的に透明なガラス基板と、を準備し、半導体基板の一方面側に、積層された複数の化合物半導体層を含む層構造体を形成する工程と、層構造体の最表面側に、酸化シリコンからなる膜を形成する工程と、酸化シリコンからなる膜がガラス基板の一方面と接触するように、層構造体が形成された半導体基板とガラス基板とを接着する工程と、半導体基板とガラス基板とを接着する工程の後に実施され、半導体基板を除去する工程と、を備えることを特徴とする。

【0017】

本発明に係る半導体発光素子の製造方法では、複数の化合物半導体層を含む層構造体の最表面側に形成された酸化シリコンからなる膜がガラス基板の一方面と接触するように、層構造体が形成された半導体基板とガラス基板とが接着された後に、半導体基板を除去するので、層構造体の光出射面側に酸化シリコンからなる膜を介してガラス基板が接着された半導体発光素子を容易に製造することができる。

【0018】

また、本発明では、半導体基板が除去された後もガラス基板が存在するので、層構造体に含まれる複数の化合物半導体層を薄膜化した場合でも、層構造体の機械的強度が上記ガラス基板により保たれることとなる。また、本発明においては、上記特許文献1～3に記

載された半導体発光素子のように、基板厚みを残した部分を形成する必要はなく、素子の小型化を容易に図ることができる。なお、ガラス基板を接着する前は、半導体基板により機械的強度が保たれることとなる。

【0019】

また、本発明では、層構造体は酸化シリコンからなる膜を介してガラス基板に接着されているので、積層された複数の化合物半導体層とガラス基板とを接着剤等を用いることなく接着することができる。そのため、層構造体（複数の化合物半導体層）から出射された光は、上記接着剤等により吸収されることなくガラス基板に到達し得る。

【0020】

また、半導体基板を除去する工程では、半導体基板をウェットエッチングにより除去することが好ましい。

【0021】

また、層構造体を形成する工程の前に実施され、上記ウェットエッチングを停止させるエッチング停止層を半導体基板と層構造体との間に位置させるように形成する工程と、半導体基板を除去する工程の後に実施され、エッチング停止層をウェットエッチングにより除去する工程と、を更に備えることが好ましい。この場合、半導体基板をエッチング可能であり、エッチング停止層をエッチング可能でないエッチング液と、エッチング停止層をエッチング可能であり、化合物半導体層をエッチング可能でないエッチング液とを適宜選択して用いることで、半導体基板を除去し、その後に、エッチング停止層だけを除去できる。そのため、層構造体（複数の化合物半導体層）を残して半導体基板を確実に容易に除去できる。

【0022】

また、複数の化合物半導体層として、第2導電型の第1DBR層、第2導電型の第1クラッド層、活性層、第1導電型の第2クラッド層、及び第1導電型の第2DBR層を含んでおり、層構造体を形成する工程では、半導体基板側から第2DBR層、第2クラッド層、活性層、第1クラッド層及び第1DBR層を順次積層することが好ましい。この場合、半導体発光素子として面発光型発光素子を実現することができる。

【0023】

また、層構造体を形成する工程では、当該層構造体の最表面に位置するように第2導電型のコンタクト層を更に形成することが好ましい。

【0024】

また、半導体基板を除去する工程の後に実施され、層構造体に、第1DBR層、第1クラッド層、活性層、第2クラッド層、及び第2DBR層を含む所定領域を囲むように絶縁化あるいは半絶縁化された電流狭窄領域を形成する工程と、電流狭窄領域を形成する工程の後に実施され、所定領域を含む発光部と、第1DBR層、第1クラッド層、活性層、第2クラッド層、及び第2DBR層を含むパッド電極配置部とをそれぞれメサ状に形成する工程と、発光部の上に第1パッド電極を形成し、当該第1パッド電極と所定領域とを電氣的に接続する工程と、パッド電極配置部の上に第2パッド電極を形成し、当該第2パッド電極とコンタクト層とを電氣的に接続する工程と、を更に備えることが好ましい。この場合、第1パッド電極及び第2パッド電極が光出射面とは反対面側に配置されることとなり、半導体発光素子の実装を容易に行なうことができる。

【0025】

また、第2パッド電極とコンタクト層とを電氣的に接続する工程では、発光部とパッド電極配置部との間に形成される窪み部を通して第2パッド電極とコンタクト層とを電氣的に接続することが好ましい。この場合、第1クラッド層側の電極の取り出しを簡易且つ確実に行なうことができる。

【0026】

また、層構造体における第2DBR層側に、所定領域に対応して光反射膜を形成する工程を更に備えることが好ましい。この場合、光反射膜にて反射された光もガラス基板から出射することとなる。この結果、発光出力を向上することができる。

【0027】

また、上記ガラス基板には、層構造体から出射された光が透過するレンズ部が形成されていることが好ましい。この場合、レンズ部により、出射光の指向性を改善したり、平行光を得たりすることができる。

【0028】

また、レンズ部は、ガラス基板の最表面より窪んで形成されていることが好ましい。この場合、レンズ部が形成されたガラス基板を容易に接着することができる。また、接着前にレンズ部が加工されることとなるので、加工方法等に制限を受けることが少なく、レンズ形状等の設計の自由度が増加する。

【発明の効果】

【0029】

本発明によれば、機械的強度を保ちつつ、小型化を十分に図ることが可能な半導体発光素子及びその製造方法を提供することができる。

【発明を実施するための最良の形態】

【0030】

本発明の実施形態に係る半導体発光素子について図面を参照して説明する。なお、説明において、同一要素又は同一機能を有する要素には、同一符号を用いることとし、重複する説明は省略する。

【0031】

(第1実施形態)

図1は、第1実施形態に係る半導体発光素子を示す概略平面図である。図2は、図1におけるII-II線に沿った断面構成を説明するための模式図である。

【0032】

半導体発光素子LE1は、層構造体LSと、ガラス基板1とを備えている。この半導体発光素子LE1は、光がガラス基板1側から出射する裏面出射型の垂直共振器型面発光レーザー(VCSSEL: Vertical Cavity Surface Emitting Laser)である。半導体発光素子LE1は、例えば波長帯0.85 μm の近距離光通信用発光素子である。

【0033】

層構造体LSは、積層された、p型(第2導電型)のコンタクト層3、p型の第1DBR(Distributed Bragg Reflector)層4、p型の第1クラッド層5、活性層6、n型(第1導電型)の第2クラッド層7、及びn型の第2DBR層8を含んでいる。層構造体LSにおけるコンタクト層3側には、膜10を介してガラス基板1が接着されている。ガラス基板1は、その厚みが0.3mm程度であり、出射光に対して光学的に透明である。膜10は、層構造体LSの第1DBR層4(コンタクト層3)側に形成される。膜10は、酸化シリコン(SiO_2)からなり、その厚みが0.1 μm 程度である。コンタクト層3は、膜10と第1DBR層4との間に位置する。

【0034】

層構造体LSは、発光部11と、パッド電極配置部31とに形成されている。発光部11及びパッド電極配置部31は、コンタクト層3の上に、互いに分離された状態で配置されることとなる。発光部11とパッド電極配置部31との間には、窪み部13が形成されることとなる。窪み部13は、コンタクト層3に達している。

【0035】

発光部11は、p型の第1DBR層4a、p型の第1クラッド層5a、活性層6a、n型の第2クラッド層7a、及びn型の第2DBR層8aを含んでメサ状とされている。発光部11には、第1DBR層4a、第1クラッド層5a、活性層6a、第2クラッド層7a、及び第2DBR層8aを含む所定領域を囲むように絶縁化あるいは半絶縁化された電流狭窄領域11aが形成されている。電流狭窄領域11aは、発光部11における第2DBR層8aから、第1DBR層4aと第1クラッド層5aとの境界付近まで達している。

【0036】

発光部11の表面には、絶縁膜19が形成されている。絶縁膜19は、例えば SiN_x

からなり、厚みが $0.2\ \mu\text{m}$ 程度である。

【0037】

発光部 11 では、活性層 6a を挟むようにして位置する第 1 DBR 層 4a と第 2 DBR 層 8a とによって、垂直共振器が構成される。また、発光部 11 では、電流狭窄領域 11a により、活性層 6a へ供給される電流が狭窄され、発光する領域が制限される。即ち、発光部 11 における電流狭窄領域 11a の内側に位置する上記所定領域、特に第 1 DBR 層 4a と第 2 DBR 層 8a とで挟まれる第 1 クラッド層 5a、活性層 6a 及び第 2 クラッド層 7a が発光領域 11b として機能することとなる。

【0038】

発光部 11 の表面側には、n 側電極（カソード）15 が配置されている。この n 側電極 15 は、絶縁膜 19 に形成されたコンタクトホール 19a を通して、第 2 DBR 層 8a における電流狭窄領域 11a の内側に位置する所定領域と電氣的に接続されている。n 側電極 15 は、AuGe/Ni/Au の積層体からなり、その厚みは $1.0\ \mu\text{m}$ 程度である。

【0039】

発光部 11 の頂部には、絶縁膜 19 の上に n 側パッド電極 23（第 1 パッド電極）が配置されている。n 側パッド電極 23 は、Ti/Pt/Au の積層体からなり、その厚みは $2\ \mu\text{m}$ 程度である。n 側パッド電極 23 には、図 2 に示されるように、バンプ電極 41 が配置される。

【0040】

n 側電極 15 と n 側パッド電極 23 とは、配線電極 25 により電氣的に接続されている。これにより、第 2 DBR 層 8a における電流狭窄領域 11a の内側に位置する所定領域は、n 側電極 15 及び配線電極 25 を通して n 側パッド電極 23（バンプ電極 41）に電氣的に接続される。即ち、カソード側の電極の取り出しは、n 側電極 15、n 側パッド電極 23、配線電極 25 及びバンプ電極 41 により実現される。

【0041】

配線電極 25 は、発光部 11 の頂部における絶縁膜 19 の上に配置されている。配線電極 25 は、Ti/Pt/Au の積層体からなり、その厚みは $2\ \mu\text{m}$ 程度である。配線電極 25 は、電流狭窄領域 11a の内側に位置する所定領域に対応して発光領域 11b の上方を覆うように形成されており、配線電極 25 における発光領域 11b の上方に位置する部分は光反射膜として機能する。なお、配線電極 25 とは別に光反射膜を形成するように構成してもよい。

【0042】

パッド電極配置部 31 は、p 型の第 1 DBR 層 4b、p 型の第 1 クラッド層 5b、活性層 6b、n 型の第 2 クラッド層 7b、及び n 型の第 2 DBR 層 8b を含んでメサ状とされている。パッド電極配置部 31 は、光出射方向から見て、発光部 11 を囲むように形成されている。パッド電極配置部 31 の表面にも、発光部 11 と同じく、絶縁膜 19 が形成されている。

【0043】

窪み部 13 には、p 側電極 17 が配置されている。この p 側電極 17 は、絶縁膜 19 に形成されたコンタクトホール 19b を通して、コンタクト層 3 と電氣的に接続されている。p 側電極 17 は Cr/Au の積層体からなり、その厚みは $1.0\ \mu\text{m}$ 程度である。

【0044】

パッド電極配置部 31 の頂部には、絶縁膜 19 の上に p 側パッド電極 33（第 2 パッド電極）が配置されている。p 側パッド電極 33 は、Ti/Pt/Au の積層体からなり、その厚みは $2\ \mu\text{m}$ 程度である。p 側パッド電極 33 は、p 側電極 17 と接続されるように形成される。p 側パッド電極 33 にも、n 側パッド電極 23 と同じく、バンプ電極 41 が配置される。n 側パッド電極 23 及び p 側パッド電極 33 は、ガラス基板 1 からの高さが略同じとされている。

【0045】

p 側電極 17 と p 側パッド電極 33 とは電氣的に接続されている。これにより、第 1 D

BR層4aは、コンタクト層3及びp側電極17を通してp側パッド電極33（バンプ電極41）に電氣的に接続される。即ち、アノード側の電極の取り出しは、コンタクト層3、p側電極17、p側パッド電極33及びバンプ電極41により実現される。

【0046】

コンタクト層3は、化合物半導体層であって、例えばキャリア濃度が $1 \times 10^{19} / \text{cm}^3$ 程度のGaAsからなる。コンタクト層3の厚みは $0.2 \mu\text{m}$ 程度である。なお、コンタクト層3は、バッファ層としても機能する。

【0047】

第1DBR層4（4a, 4b）は、組成が異なる化合物半導体層を交互に積層した構成した積層体を含むミラー層である。本第1実施形態において、第1DBR層4（4a, 4b）は、ノンドープのAlAs層上に、キャリア濃度が $1 \times 10^{18} / \text{cm}^3$ 程度のAlGaAs（Al組成0.9）層とキャリア濃度が $1 \times 10^{18} / \text{cm}^3$ 程度のAlGaAs（Al組成0.2）層とが交互に20層ずつ積層されることにより構成されている。AlAs層の厚みは $0.1 \mu\text{m}$ 程度である。AlGaAs（Al組成0.9）層の厚みは $0.04 \mu\text{m}$ 程度であり、AlGaAs（Al組成0.2）層の厚みは $0.02 \mu\text{m}$ 程度である。

【0048】

第1クラッド層5（5a, 5b）は、化合物半導体層であって、例えばキャリア濃度が $1 \times 10^{18} / \text{cm}^3$ 程度のAlGaAsからなる。第1クラッド層5（5a, 5b）の厚みは $0.1 \mu\text{m}$ 程度である。

【0049】

活性層6（6a, 6b）は、異なる化合物半導体層を交互に積層された多重量子井戸（MQW: Multiple Quantum Well）活性層である。本第1実施形態において、活性層6（6a, 6b）は、AlGaAs層とGaAs層とが交互に3層ずつ積層されることにより構成されている。AlGaAs層の厚みは $0.1 \mu\text{m}$ 程度である。GaAs層の厚みは $0.05 \mu\text{m}$ 程度である。

【0050】

第2クラッド層7（7a, 7b）は、化合物半導体層であって、例えばキャリア濃度が $1 \times 10^{18} / \text{cm}^3$ 程度のAlGaAsからなる。第2クラッド層7（7a, 7b）の厚みは $0.1 \mu\text{m}$ 程度である。

【0051】

第2DBR層8（8a, 8b）は、第1DBR層4（4a, 4b）と同じく、組成が異なる化合物半導体層を交互に積層した構成した積層体を含むミラー層である。本第1実施形態において、第2DBR層8（8a, 8b）は、キャリア濃度が $1 \times 10^{18} / \text{cm}^3$ 程度のAlGaAs（Al組成0.9）層とキャリア濃度が $1 \times 10^{18} / \text{cm}^3$ 程度のAlGaAs（Al組成0.2）層とが交互に30層ずつ積層され、その上にノンドープのGaAs層上が積層されることにより構成されている。AlGaAs（Al組成0.9）層の厚みは $0.04 \mu\text{m}$ 程度であり、AlGaAs（Al組成0.2）層の厚みは $0.02 \mu\text{m}$ 程度である。GaAs層はバッファ層として機能し、その厚みは $0.1 \mu\text{m}$ 程度である。

【0052】

上述した構成の半導体発光素子LE1では、n側パッド電極23（バンプ電極41）とp側パッド電極33（バンプ電極41）との間に所定の電圧が印加されて電流が流れると、発光領域11bで発光が生じることとなる。

【0053】

次に、上述した構成の半導体発光素子LE1の製造方法について、図3～図10を参照して説明する。図3～図10は、第1実施形態に係る半導体発光素子の製造方法を説明するための説明図であり、半導体発光素子の縦断面構成を示している。

【0054】

本製造方法では、以下の工程（1）～（9）を順次実行する。

【0055】

工程 (1)

まず、半導体基板 51 を用意する。半導体基板 51 は、例えば、その厚みが $300 \sim 500 \mu\text{m}$ であり、キャリア濃度が $1 \times 10^{18} / \text{cm}^3$ 程度の n 型 GaAs からなる。半導体基板 51 の上に、有機金属化学気相蒸着法 (MOCVD 法) 又は分子線成長法 (MBE 法) 等により、エッチング停止層 53、n 型の第 2 DBR 層 8、n 型の第 2 クラッド層 7、活性層 6、p 型の第 1 クラッド層 5、p 型の第 1 DBR 層 4、及び p 型のコンタクト層 3 を順次成長させて、積層する (図 3 参照)。

【0056】

エッチング停止層 53 は、ノンドープの AlGaAs (Al 組成 0.4) からなり、その厚みは $1.0 \mu\text{m}$ 程度である。エッチング停止層 53 は、半導体基板 51 と第 2 DBR 層 8 との間に位置するように形成されることとなる。エッチング停止層 53 の Al 組成比は 0.4 以上とするのが好ましい。これは、この $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ は、後述する GaAs をエッチングする際に使用されるエッチング液によってエッチングされにくいためである。

【0057】

工程 (2)

次に、プラズマ化学気相蒸着 (Plasma Chemical Vapor Deposition: PCVD) 法により、コンタクト層 3 の上に膜 10 を形成する (同じく図 3 参照)。

【0058】

以上の工程 (1) 及び (2) により、層構造体 LS、エッチング停止層 53 及び膜 10 が半導体基板 51 の上に形成されることとなる。

【0059】

工程 (3)

次に、層構造体 LS、エッチング停止層 53 及び膜 10 が形成された半導体基板 51 とガラス基板 1 とを接着する (図 4 参照)。まず、ガラス基板 1 を用意し、当該ガラス基板 1 の一方面 (表面) を清浄化する。次に、ガラス基板 1 の清浄化された表面と半導体基板 51 の最表面膜 10 とが互いに接触するように、ガラス基板 1 と半導体基板 51 とを重ね合わせる。このように重ね合わせた状態で加圧及び加熱を行い、両基板 51、1 を融着により貼り合わせる。

【0060】

具体的には、重ね合わせたガラス基板 1 と半導体基板 51 との間に加える圧力は約 98 kPa であり、このときの加熱温度としては $500 \sim 700^\circ\text{C}$ が好ましい。半導体基板 51 上の最表面膜 10 は酸化シリコンより成るので、このような条件で加圧及び加熱を行うことにより、最表面膜 10 とガラス基板 1 の表面とが融着し、半導体基板 51 とガラス基板 1 とが互いに接着される。

【0061】

なお、この貼り合わせ工程を実施するに際しては、ガラス基板 1 の表面ばかりではなく、半導体基板 51 上の最表面膜 10 も清浄であることが望ましい。そのためには、例えば、最表面膜 10 を形成した PCVD 装置から半導体基板 51 を取り出した直後に融着作業を行うなどの工夫をするとよい。

【0062】

また、使用するガラス基板は、GaAs の熱膨張係数に近いものを使用するのが好適である。これにより、加熱後の冷却工程において、熱膨張係数の差により半導体基板 51 とガラス基板 1 との間に生じる応力を極力低減でき、応力に起因する接着強度の低下および結晶欠陥の発生を最小限に抑えることができる。

【0063】

工程 (4)

次に、半導体基板 51 を除去する。ガラス基板 1 と半導体基板 51 とが貼り合わされた後には、ガラス基板 1 の反対側において、半導体基板 51 の他方面 (裏面) が露出されて

いる。この工程では、半導体基板 5 1 の裏面側から、半導体基板 5 1 及びエッチング停止層 5 3 をエッチングにより除去する (図 5 参照)。

【0064】

まず、半導体基板 5 1 をエッチングすることができ、エッチング停止層 5 3 に対しエッチング速度の遅いエッチング液を用いて、半導体基板 5 1 を除去する。続けて、エッチング停止層 5 3 をエッチングすることができ、第 2 DBR 層 8 の GaAs 層に対してエッチング速度の遅いエッチング液を用いて、エッチング停止層 5 3 を除去する。これにより、層構造体 LS 等が積層されたガラス基板 1 が得られる。

【0065】

使用するエッチング液としては、アンモニア水 (NH_4OH) と過酸化水素水 (H_2O_2) との混合溶液 (NH_4OH 水 : H_2O_2 水 = 1 : 5)、及び塩酸 (HCl) が好ましい。まず、互いに貼り合わされたガラス基板 1 と半導体基板 5 1 とを NH_4OH 水と H_2O_2 水との混合溶液に浸す。これにより、半導体基板 5 1 は裏面側よりエッチングされていく。エッチングが進み、半導体基板 5 1 が除去されてしまうと、エッチング液中でエッチング停止層 5 3 が露出される。ここで、エッチング停止層 5 3 ($\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$) は、このエッチング液ではエッチング速度が非常に遅いので、エッチング停止層 5 3 が露出されたときにエッチングが自動的に停止される。このようにして、まず、半導体基板 5 1 が除去される。

【0066】

続いて、エッチング停止層 5 3 及び層構造体 LS 等が残ったガラス基板 1 を NH_4OH 水と H_2O_2 水との混合溶液より取り出し、水洗、乾燥した後に、塩酸液に浸す。このとき、エッチング速度を速くするために HCl 液を予め 50°C 程度に加熱すると好ましい。GaAs は HCl ではほとんどエッチングされないので、今度はエッチング停止層 5 3 のみがエッチングされ、第 2 DBR 層 8 の GaAs 層が露出されたときにエッチングが自動的に停止される。このようにして、エッチング停止層 5 3 が除去される。なお、半導体基板 5 1 及びエッチング停止層 5 3 を化学機械研磨 (CMP) により除去してもよい。

【0067】

工程 (5)

次に、第 2 DBR 層 8 (層構造体 LS) 上に、電流狭窄領域 1 1 a に対応する位置に開口を有するレジスト膜 5 5 を形成する。その後、第 2 DBR 層 8 上にパターン化されたレジスト膜 5 5 をマスクとして、プロトン (H^+) をイオン注入装置により第 1 DBR 層 4 と第 1 クラッド層 5 との境界付近まで打ち込み、半絶縁化する。これにより、電流狭窄領域 1 1 a が形成されることとなる (図 6 参照)。なお、プロトンの代わりに、酸素イオン (O^{2-}) や鉄イオン (Fe^{3+}) を用いてもよい。続いて、レジスト膜 5 5 を除去 (リムーブ) する。

【0068】

工程 (6)

次に、第 2 DBR 層 8 (層構造体 LS) 上に、窪み部 1 3 を形成する予定位置に開口を有するレジスト膜 5 7 を形成する。そして、レジスト膜 5 7 をマスクとして、コンタクト層 3 が露出するまでエッチング (ウェットエッチング) する。これにより、窪み部 1 3 が形成され、発光部 1 1 及びパッド電極配置部 3 1 が互いに電氣的に分離されてメサ状に形成される (図 7 参照)。すなわち、発光部 1 1 が、第 1 DBR 層 4 a、第 1 クラッド層 5 a、活性層 6 a、第 2 クラッド層 7 a、及び第 2 DBR 層 8 a を含み、パッド電極配置部 3 1 が、第 1 DBR 層 4 b、第 1 クラッド層 5 b、活性層 6 b、第 2 クラッド層 7 b、及び第 2 DBR 層 8 b を含むこととなる。使用するエッチング液としては、過酸化水素水及び塩酸 (HCl) が好ましい。続いて、レジスト膜 5 7 を除去する。

【0069】

工程 (7)

次に、PCVD法により、第2DBR層8（層構造体LS）の表面にSiNxからなる絶縁膜19を形成する。そして、p側電極17に対応する位置に開口を有するレジスト膜（図示せず）を形成し、当該レジスト膜をマスクとして絶縁膜19をバッファドフッ酸（BHF）により除去し、絶縁膜19にコンタクトホール19bを形成する（図8参照）。続いて、上記レジスト膜を除去する。

【0070】

次に、窪み部13に対応する位置に開口を有するレジスト膜（図示せず）を再度形成する。そして、このレジスト膜をマスクとして、窪み部13が形成されることにより露出したコンタクト層3上に、蒸着とリフトオフ法とによりCr/Auからなるp側電極17を形成する（同じく図8参照）。続いて、上記レジスト膜を除去する。

【0071】

工程（8）

次に、n側電極15に対応する位置に開口を有するレジスト膜（図示せず）を形成する。そして、このレジスト膜をマスクとして絶縁膜19をBHFにより除去し、絶縁膜19にコンタクトホール19aを形成する（図9参照）。続いて、上記レジスト膜を除去する。

【0072】

次に、n側電極15を形成する予定位置に開口を有するようにレジスト膜を再度形成し直し、当該レジスト膜をマスクとして、第2DBR層8aに蒸着とリフトオフ法とによりAuGe/Ni/Auからなるn側電極15を形成する（同じく図9参照）。続いて、上記レジスト膜を除去する。

【0073】

工程（9）

次に、n側パッド電極23、配線電極25及びp側パッド電極33に対応する位置に開口を有するレジスト膜（図示せず）を形成する。そして、このレジスト膜をマスクとして、リフトオフ法により、Ti/Pt/Auからなるn側パッド電極23、配線電極25及びp側パッド電極33を形成する（図10参照）。このとき、配線電極25は発光領域11b（電流狭窄領域11aの内側に位置する所定領域）の上方を覆うように形成される。ここで、n側パッド電極23と配線電極25とは一体に形成されることとなる。続いて、上記レジスト膜を除去する。その後、H₂雰囲気にてシンターする。なお、n側パッド電極23と配線電極25とを一体に成形しているが、これに限られることなく、それぞれ別体に形成するようにしてもよい。

【0074】

これらの工程（1）～（9）により、図1及び図2に示された構成の半導体発光素子LE1が完成する。

【0075】

なお、バンプ電極41は、メッキ法、半田ボール搭載法や印刷法でn側パッド電極23及びp側パッド電極33に半田を形成し、リフローすることによって得ることができる。また、バンプ電極41は半田に限られるものではなく、金バンプ、ニッケルバンプ、銅バンプでもよく、導電性フィラー等の金属を含む導電性樹脂バンプでもよい。

【0076】

以上のように、本第1実施形態においては、コンタクト層3、第1DBR層4、第1クラッド層5、活性層6、第2クラッド層7、及び第2DBR層8等を薄膜化した場合でも、層構造体LS（積層されたコンタクト層3、第1DBR層4、第1クラッド層5、活性層6、第2クラッド層7、及び第2DBR層8）の機械的強度がガラス基板1により保たれることとなる。また、本第1実施形態においては、従来の半導体発光素子のように、基板厚みを残した部分を形成する必要はなく、半導体発光素子LE1の小型化を容易に図ることができる。

【0077】

また、本第1実施形態においては、層構造体LSは膜10を介してガラス基板1に接着

されているので、層構造体LSとガラス基板1とを接着剤等を用いることなく接着することができる。そのため、層構造体LS（発光領域11b）から出射した光は、上記接着剤等により吸収されることなくガラス基板1に到達し得る。

【0078】

また、層構造体LSは発光部11とパッド電極配置部31とを含むように形成され、電流狭窄領域11aの内側に位置する所定領域に電氣的に接続されたn側パッド電極23が発光部11に配置され、コンタクト層3に電氣的に接続されたp側パッド電極33がパッド電極配置部31に配置されている。これにより、n側パッド電極23及びp側パッド電極33が光出射面とは反対面側に配置されることとなり、半導体発光素子LE1の実装を容易に行なうことができる。

【0079】

また、p側パッド電極33は、発光部11とパッド電極配置部31との間に形成される窪み部13を通してコンタクト層3に電氣的に接続されている。これにより、第1クラッド層5（アノード）側の電極の取り出しを簡易且つ確実に行なうことができる。

【0080】

また、本第1実施形態においては、発光領域11b（電流狭窄領域11aの内側に位置する所定領域）の上方を覆うように配線電極25（光反射膜）が形成されているので、配線電極25にて反射された光もガラス基板1から出射することとなる。これにより、発光出力を向上することができる。

【0081】

また、本第1実施形態に係る製造方法においては、層構造体LSの最表面側に形成された酸化シリコンからなる膜10がガラス基板1の一方面と接触するように、層構造体LSが形成された半導体基板51とガラス基板1とが接着された後に、半導体基板51を除去するので、層構造体LSの光入射面側に膜10を介してガラス基板1が接着された半導体発光素子LE1を容易に製造することができる。

【0082】

また、本第1実施形態に係る製造方法では、半導体基板51が除去された後もガラス基板1が存在するので、その後の製造工程においても、層構造体LSの機械的強度が上記ガラス基板1により保たれることとなる。なお、ガラス基板1を接着する前は、半導体基板51により層構造体LSの機械的強度が保たれることとなる。

【0083】

また、本第1実施形態に係る製造方法においては、層構造体LS（積層されたコンタクト層3、第1DBR層4、第1クラッド層5、活性層6、第2クラッド層7、及び第2DBR層8）を形成する工程の前に実施され、エッチング停止層53を半導体基板51と層構造体LSとの間に位置させるように形成する工程と、半導体基板51を除去する工程の後に実施され、エッチング停止層53をウエットエッチングにより除去する工程とを備えている。これにより、半導体基板51をエッチング可能であり、エッチング停止層53をエッチング可能でないエッチング液と、エッチング停止層53をエッチング可能であり、層構造体LSをエッチング可能でないエッチング液とを適宜選択して用いることで、半導体基板51を除去し、その後に、エッチング停止層53だけを除去できる。そのため、層構造体LSを残して半導体基板51を確実且つ容易に除去できる。

【0084】

（第2実施形態）

図11は、第2実施形態に係る半導体発光素子の断面構成を説明するための模式図である。第2実施形態に係る半導体発光素子LE2は、ガラス基板1にレンズ部1aが形成されている点で第1実施形態に係る半導体発光素子LE1と相違する。

【0085】

半導体発光素子LE2は、層構造体LSと、ガラス基板1とを備えている。この半導体発光素子LE1は、光がガラス基板1側から出射する裏面出射型のVCSELである。半導体発光素子LE1は、例えば波長帯0.85 μm の近距離光通信用発光素子である。

【0086】

ガラス基板1には、層構造体LS（発光領域11b）から出射した光が透過するレンズ部1aが形成されている。このレンズ部1aは、ガラス基板1の最表面1bより窪んで形成されている。

【0087】

次に、上述した構成の半導体発光素子LE2の製造方法について、図12～図14を参照して説明する。図12～図14は、第2実施形態に係る半導体発光素子の製造方法を説明するための説明図であり、半導体発光素子の縦断面構成を示している。

【0088】

本製造方法では、以下の工程（1）～（9）を順次実行する。まず、工程（1）及び（2）については、上述の第1実施形態における工程（1）及び（2）と同じであり、説明を省略する。

【0089】

工程（3）

次に、層構造体LS、エッチング停止層53及び膜10が形成された半導体基板51とガラス基板1とを接着する（図12参照）。まず、レンズ部1aが形成されたガラス基板1を用意し、当該ガラス基板1の一方面（表面）を清浄化する。次に、ガラス基板1の清浄化された表面と最表面膜10とが互いに接触するように、ガラス基板1と半導体基板51とを重ね合わせる。このように重ね合わせた状態で加圧及び加熱を行い、両基板51、1を融着により貼り合わせる。半導体基板51とガラス基板1との接着方法は、第1実施形態における工程（3）における接着方法と同じである。

【0090】

工程（4）

次に、半導体基板51及びエッチング停止層53を除去する（図13参照）。半導体基板51及びエッチング停止層53の除去方法は、第1実施形態における工程（4）における除去方法と同じである。

【0091】

工程（5）

次に、第2DBR層8（層構造体LS）上にレジスト膜55を形成し、電流狭窄領域11aを形成する予定位置に存在するレジスト膜55をパターンニングして開口する（図14参照）。このとき、ガラス基板1の表面側にマーカを付与し且つ両面露光機を用いることで、付与したマーカを基準としてレンズ部1aと電流狭窄領域11aを形成する予定位置とを容易に対応させることができる。なお、マーカを付与する代わりに、レンズ部1aの外形をマーカとして利用してもよい。

【0092】

その後、第2DBR層8上にパターン化されたレジスト膜55をマスクとして、プロトン（ H^+ ）をイオン注入装置により第1DBR層4と第1クラッド層5との境界付近まで打ち込み、半絶縁化する。これにより、電流狭窄領域11aが形成されることとなる（同じく図14参照）。続いて、レジスト膜55を除去する。

【0093】

工程（6）～（9）の工程は、第1実施形態における工程（6）～（9）と同じであり、ここでの説明を省略する。これらの工程（1）～（9）により、図11に示された構成の半導体発光素子LE2が完成する。

【0094】

以上のように、本第2実施形態においては、上述した第1実施形態と同じく、層構造体LS（積層されたコンタクト層3、第1DBR層4、第1クラッド層5、活性層6、第2クラッド層7、及び第2DBR層8）の機械的強度がガラス基板1により保たれると共に、半導体発光素子LE2の小型化を容易に図ることができる。

【0095】

また、本第2実施形態においては、ガラス基板1には、レンズ部1aが形成されている

。これにより、出射光の指向性を改善したり、平行光を得たりすることができる。

【0096】

また、本第2実施形態において、レンズ部1aは、ガラス基板1の最表面1bより窪んで形成されている。これにより、レンズ部1aが形成されたガラス基板1を容易に接着することができる。また、接着前にレンズ部1aが加工されることとなるので、加工方法等に制限を受けることが少なく、レンズ形状等の設計の自由度が増加する。

【0097】

なお、レンズ部1aは、層構造体LS、エッチング停止層53及び膜10が形成された半導体基板51とガラス基板1とを接着した後に形成してもよい。しかしながら、レンズ形状等の設計の自由度を考慮すると、レンズ部1aを予め形成したガラス基板1を半導体基板51に接着することが好ましい。

【0098】

次に、本実施形態の変形例として、図15～図18に基づいて、発光部11が複数並設された半導体発光素子アレイLE3～LE6について説明する。半導体発光素子アレイLE3～LE6は、いわゆる裏面出射型の半導体発光素子アレイである。

【0099】

半導体発光素子アレイLE3～LE6は、図15～図18にそれぞれ示されるように、複数の発光部11が、1次元もしくは2次元方向に配列されてアレイ状に複数並設されている。半導体発光素子アレイLE3、LE4においては、隣接する発光領域11bにそれぞれ対応する発光部11とパッド電極配置部31とが一体化され、メサ状に形成している。なお、半導体発光素子アレイLE3～LE6において、p側パッド電極33同士は互いに電氣的に接続されている。

【0100】

半導体発光素子アレイLE3～LE6においては、上述した第1及び第2実施形態と同じく、層構造体LS（積層されたコンタクト層3、第1DBR層4、第1クラッド層5、活性層6、第2クラッド層7、及び第2DBR層8）の機械的強度がガラス基板1により保たれる。また、発光部11（発光領域11b）の狭ピッチ化が可能となり、半導体発光素子アレイLE3～LE6の小型化（コンパクト化）を容易に図ることができる。

【0101】

次に、図19を参照して、上述した実施形態に係る半導体発光素子（半導体発光素子アレイ）を用いた光インターコネクションシステムについて説明する。図19は、本実施形態に係る光インターコネクションシステムを示す概略構成図である。

【0102】

光インターコネクションシステム101は、複数のモジュール（例えば、CPU、集積回路チップ、メモリー等）M1、M2間の信号を光で伝送するシステムであって、半導体発光素子LE1、駆動回路103、光導波路基板105、半導体受光素子107、増幅回路109等を含んでいる。半導体受光素子107は、裏面入射型の半導体受光素子を用いることができる。モジュールM1と駆動回路103とは、バンプ電極等を通して電氣的に接続されている。半導体発光素子LE1と駆動回路103とは、バンプ電極41を通して電氣的に接続されている。半導体受光素子107と増幅回路109とは、バンプ電極を通して電氣的に接続されている。増幅回路109とモジュールM2とは、バンプ電極等を通して電氣的に接続されている。

【0103】

モジュールM1から出力された電気信号は、駆動回路103に送られ、半導体発光素子LE1にて光信号に変換されて出力される。半導体発光素子LE1から出力された光信号は、光導波路基板105の光導波路105aを通り、半導体受光素子107に inputs する。半導体受光素子107に inputs した光信号は、電気信号に変換されて、増幅回路109に送られ、増幅される。増幅された電気信号は、モジュールM2に送られる。以上により、モジュールM1から出力された電気信号が、モジュールM2に伝送されることとなる。

【0104】

なお、半導体発光素子LE1の代わりに、半導体発光素子LE2あるいは半導体発光素子アレイLE3～LE6を用いてもよい。半導体発光素子アレイLE3～LE6を用いる場合、駆動回路103、光導波路基板105、半導体受光素子107及び増幅回路109等もアレイ化されることとなる。

【0105】

本発明は、前述した実施形態に限定されるものではない。例えば、コンタクト層3、第1DBR層4(4a, 4b)、第1クラッド層5(5a, 5b)、活性層6(6a, 6b)、第2クラッド層7(7a, 7b)、及び第2DBR層8(8a, 8b)等の厚み、用いる材料等は、上述したものに限られない。また、層構造体LSの構成も、上述した実施形態に限られるものではなく、積層された複数の化合物半導体層を含むものであればよい。

【0106】

また、本実施形態においては、p側パッド電極33を発光部11とパッド電極配置部31との間に形成される窪み部13を通してコンタクト層3に電氣的に接続するように構成しているが、これに限られることなく、窪み部13とは別に窪み部を形成し、当該窪み部を通してp側パッド電極33とコンタクト層3とを電氣的に接続するように構成してもよい。

【図面の簡単な説明】

【0107】

【図1】第1実施形態に係る半導体発光素子を示す概略平面図である。

【図2】図1におけるII-II線に沿った断面構成を説明するための模式図である。

【図3】第1実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図4】第1実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図5】第1実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図6】第1実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図7】第1実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図8】第1実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図9】第1実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図10】第1実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図11】第2実施形態に係る半導体発光素子の断面構成を説明するための模式図である。

【図12】第2実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図13】第2実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図14】第2実施形態に係る半導体発光素子の製造工程を説明する断面図である。

【図15】本実施形態に係る半導体発光素子アレイの断面構成を説明するための模式図である。

【図16】本実施形態に係る半導体発光素子アレイの断面構成を説明するための模式図である。

【図17】本実施形態に係る半導体発光素子アレイの断面構成を説明するための模式図である。

【図18】本実施形態に係る半導体発光素子アレイの断面構成を説明するための模式図である。

【図19】本実施形態に係る光インターコネクションシステムを示す概略構成図である。

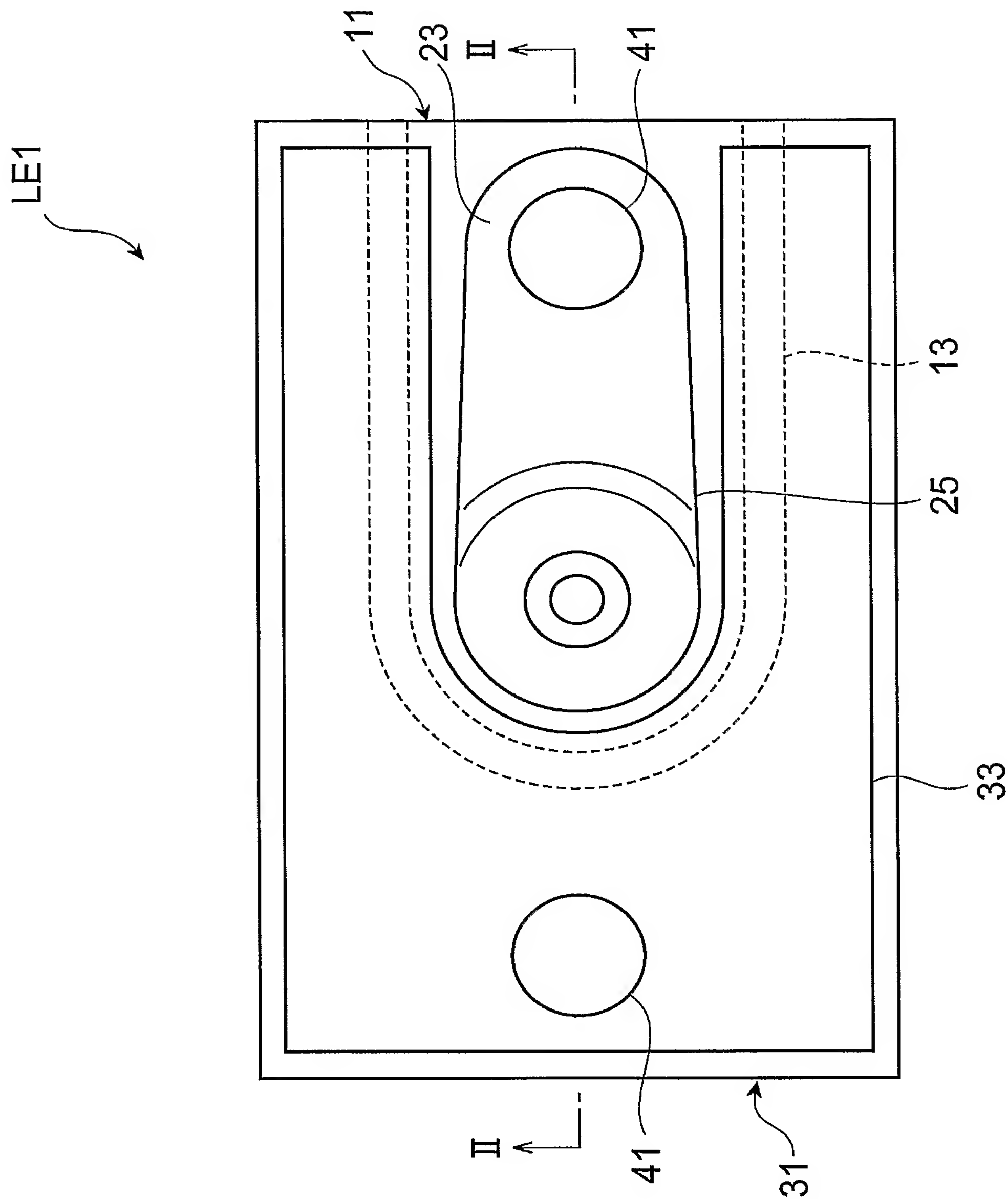
【符号の説明】

【0108】

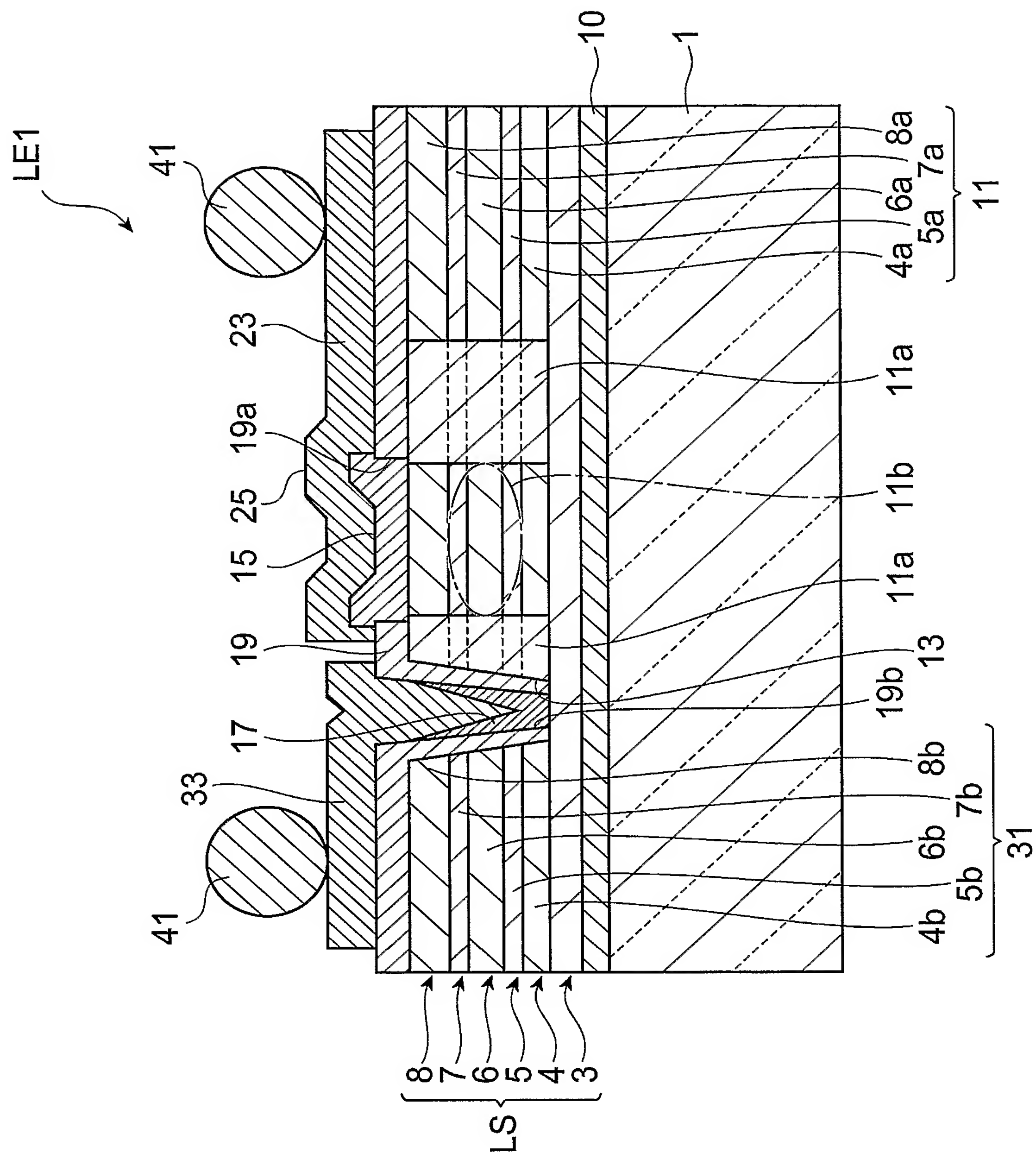
1…ガラス基板、1a…レンズ部、1b…最表面、3…コンタクト層、4(4a, 4b)…第1DBR層、5(5a, 5b)…第1クラッド層、6(6a, 6b)…活性層、7(7a, 7b)…第2クラッド層、8(8a, 8b)…第2DBR層、10…酸化シリコンからなる膜、11…発光部、11a…電流狭窄領域、11b…発光領域、13…窪み部

、 1 5 … n 側電極、 1 7 … p 側電極、 2 3 … n 側パッド電極、 2 5 … 配線電極、 3 1 … パッド電極配置部、 3 3 … p 側パッド電極、 4 1 … バンプ電極、 5 1 … 半導体基板、 5 3 … エッチング停止層、 1 0 1 … 光インターコネクションシステム、 L E 1, L E 2 … 半導体発光素子、 L E 3 ~ L E 6 … 半導体発光素子アレイ、 L S … 層構造体。

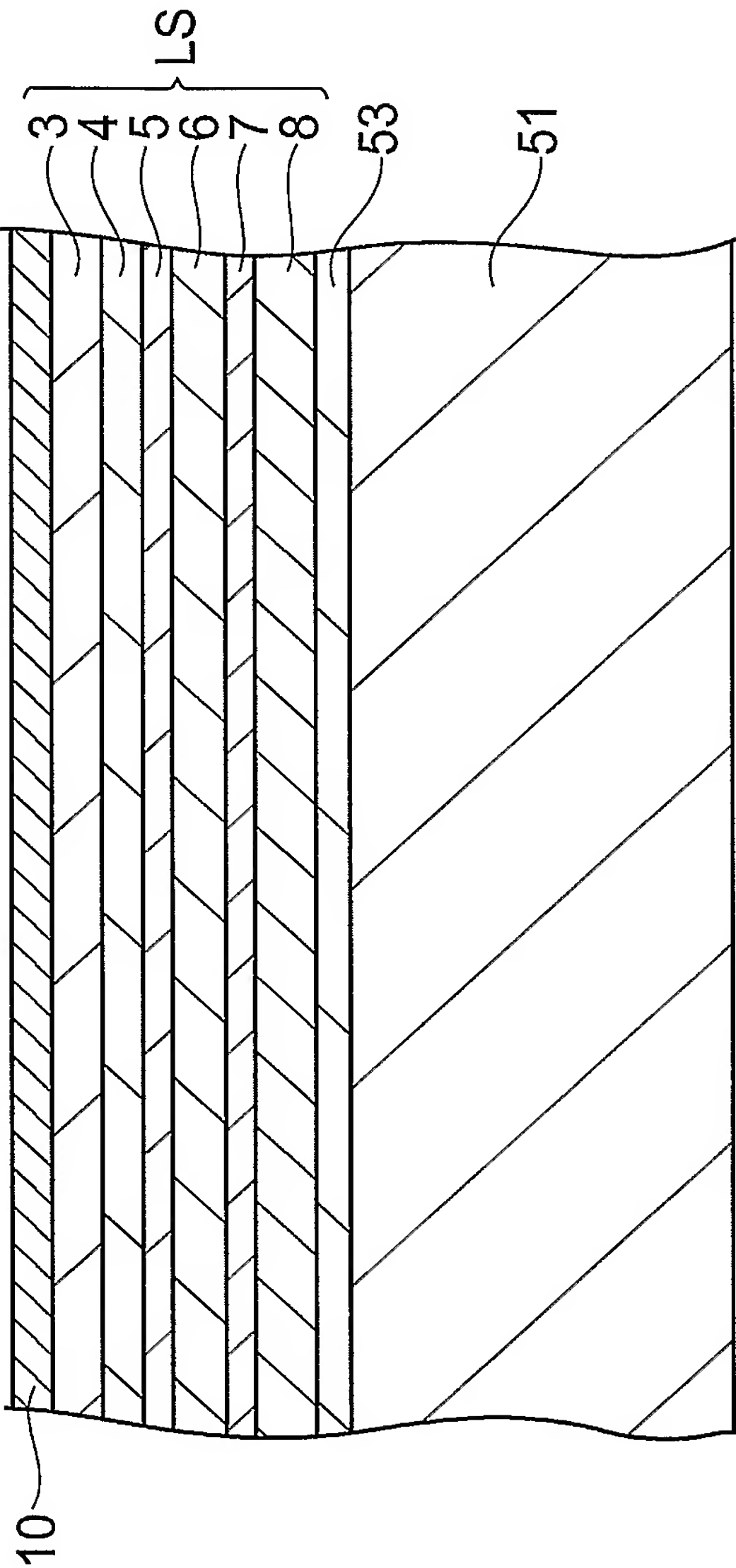
【書類名】 図面
【図 1】



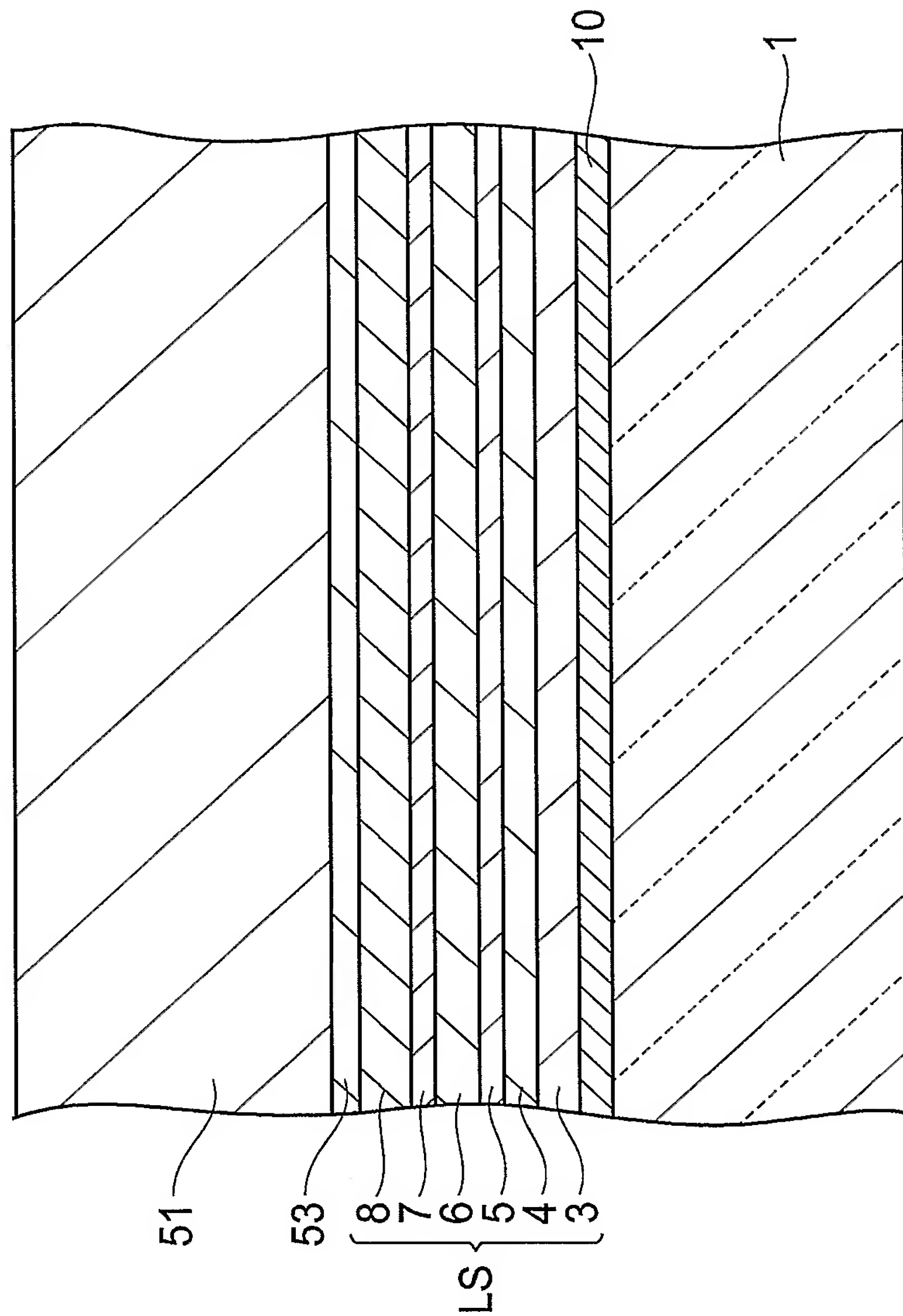
【図 2】



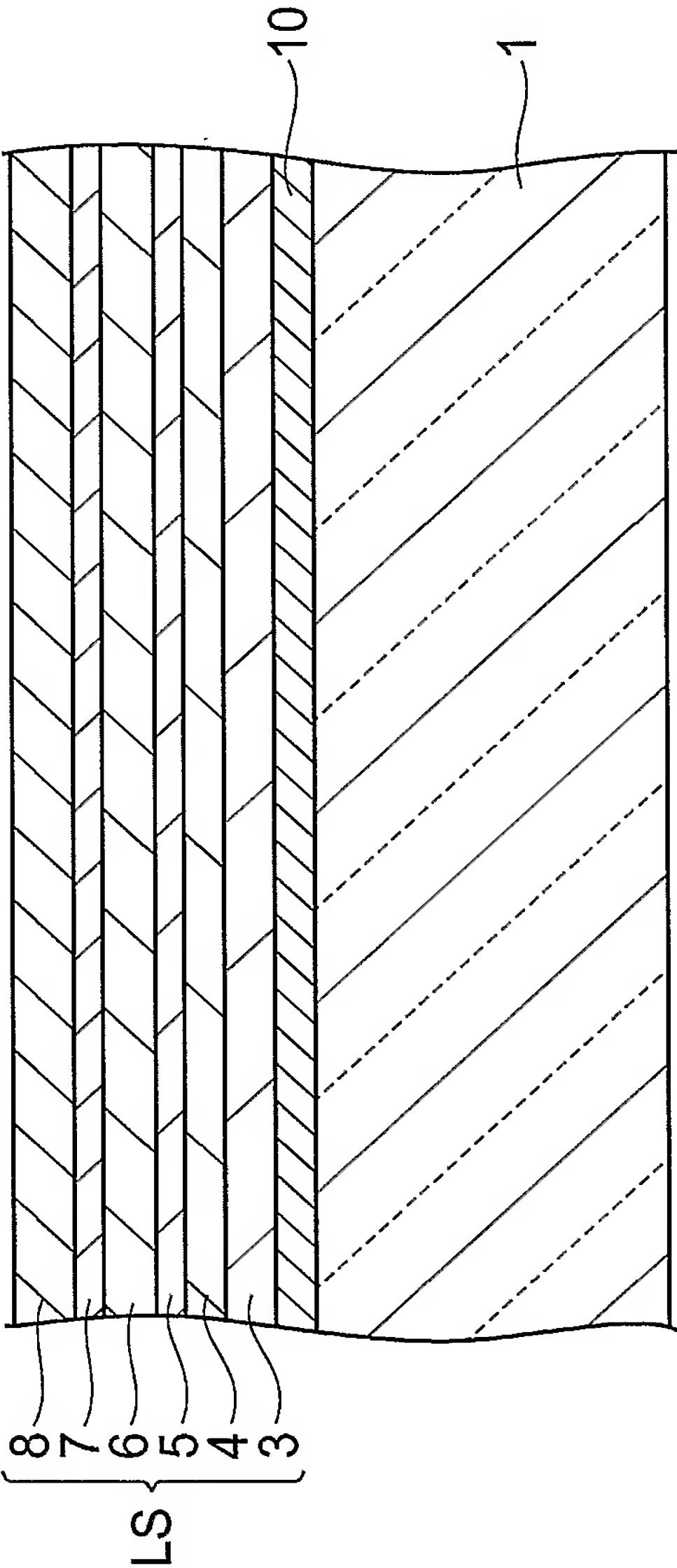
【図 3】



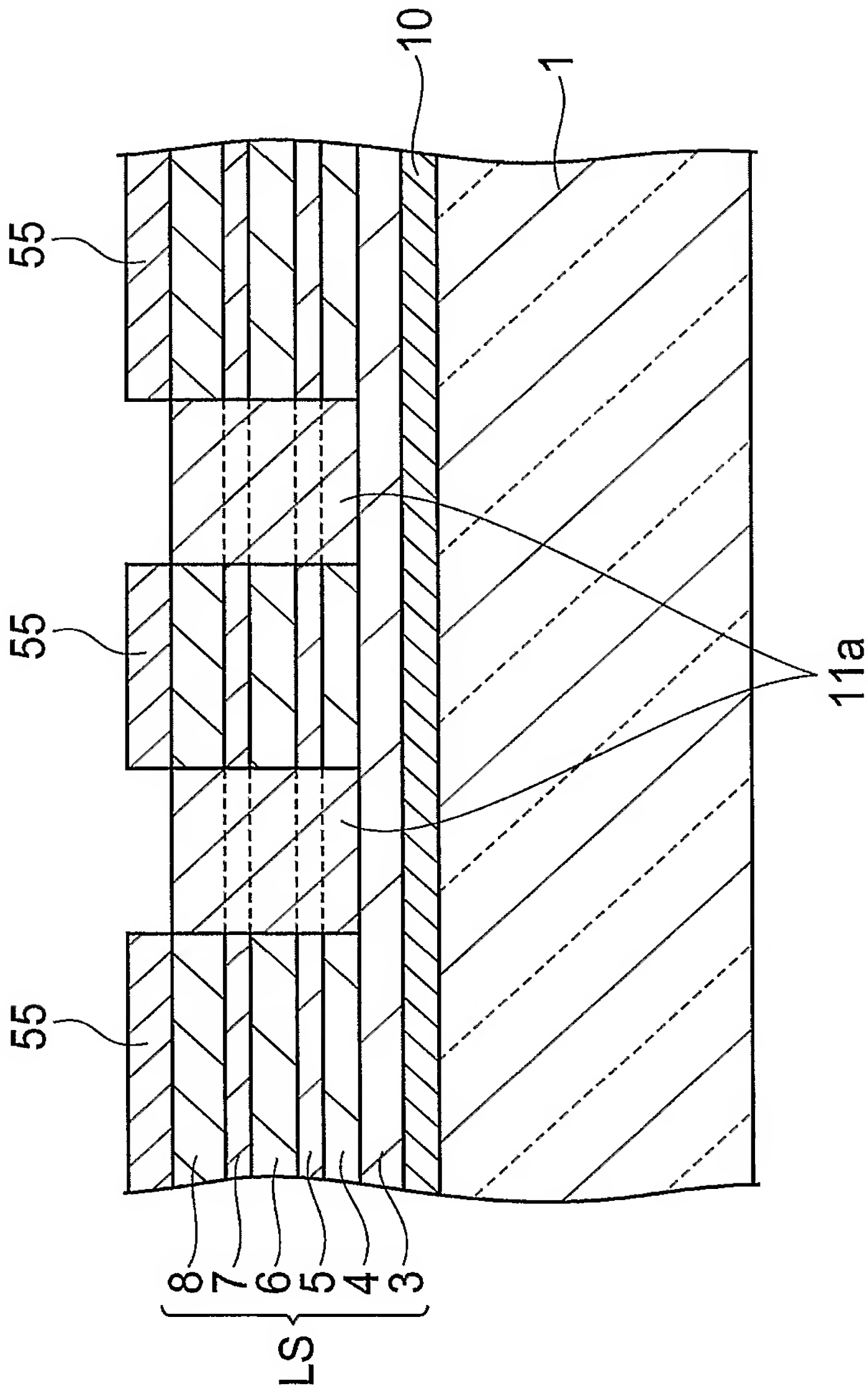
【図 4】



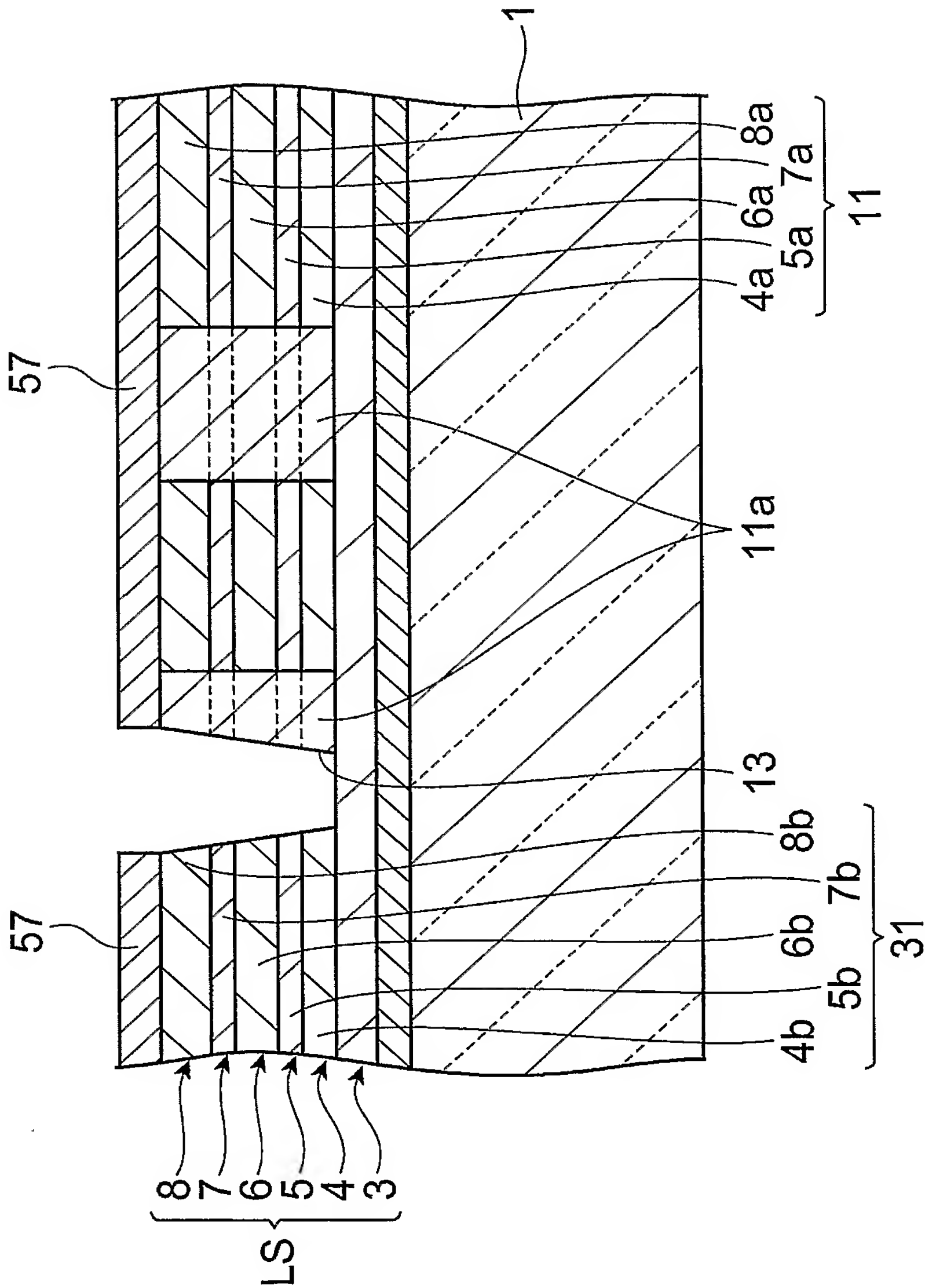
【図 5】



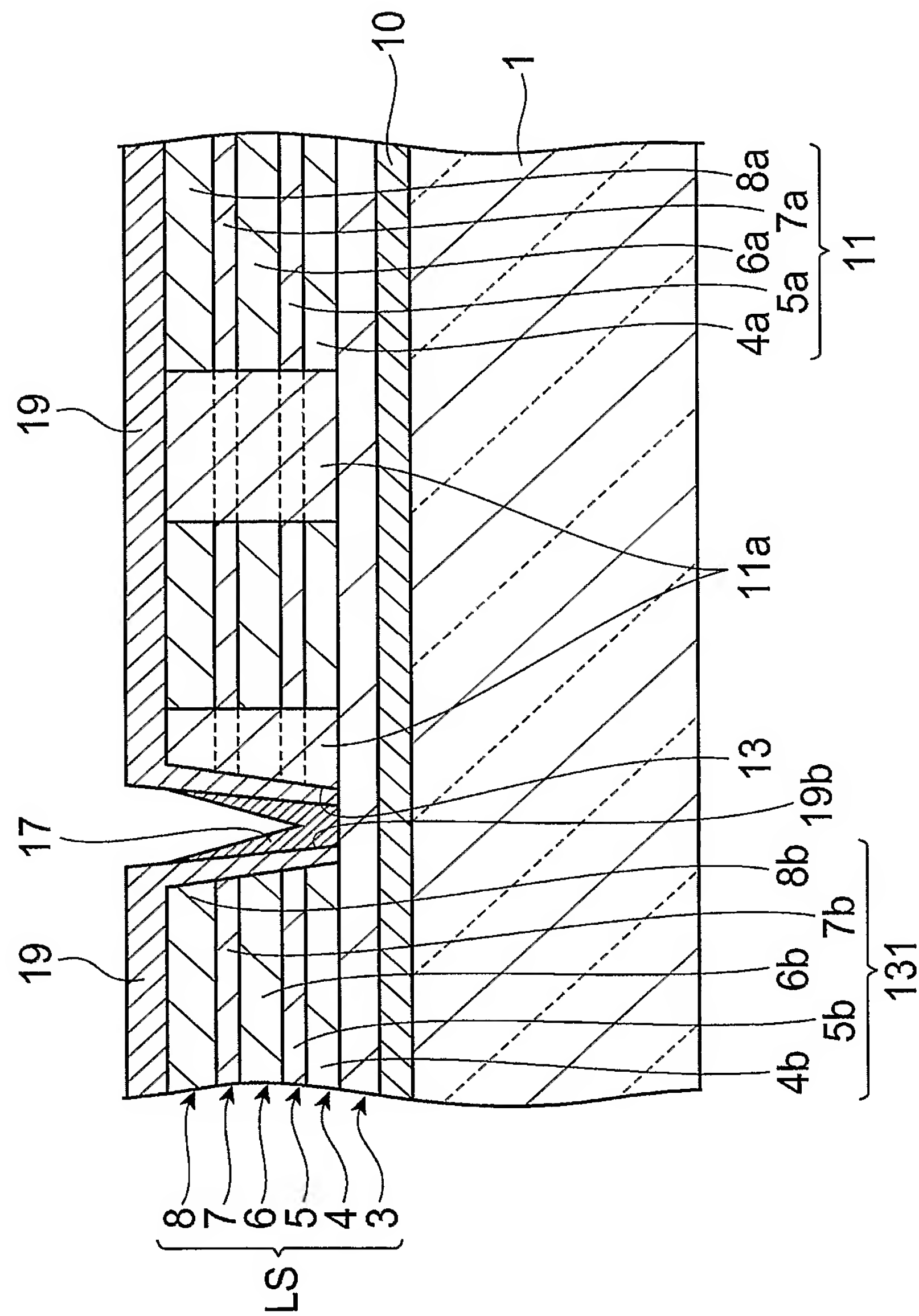
【図 6】



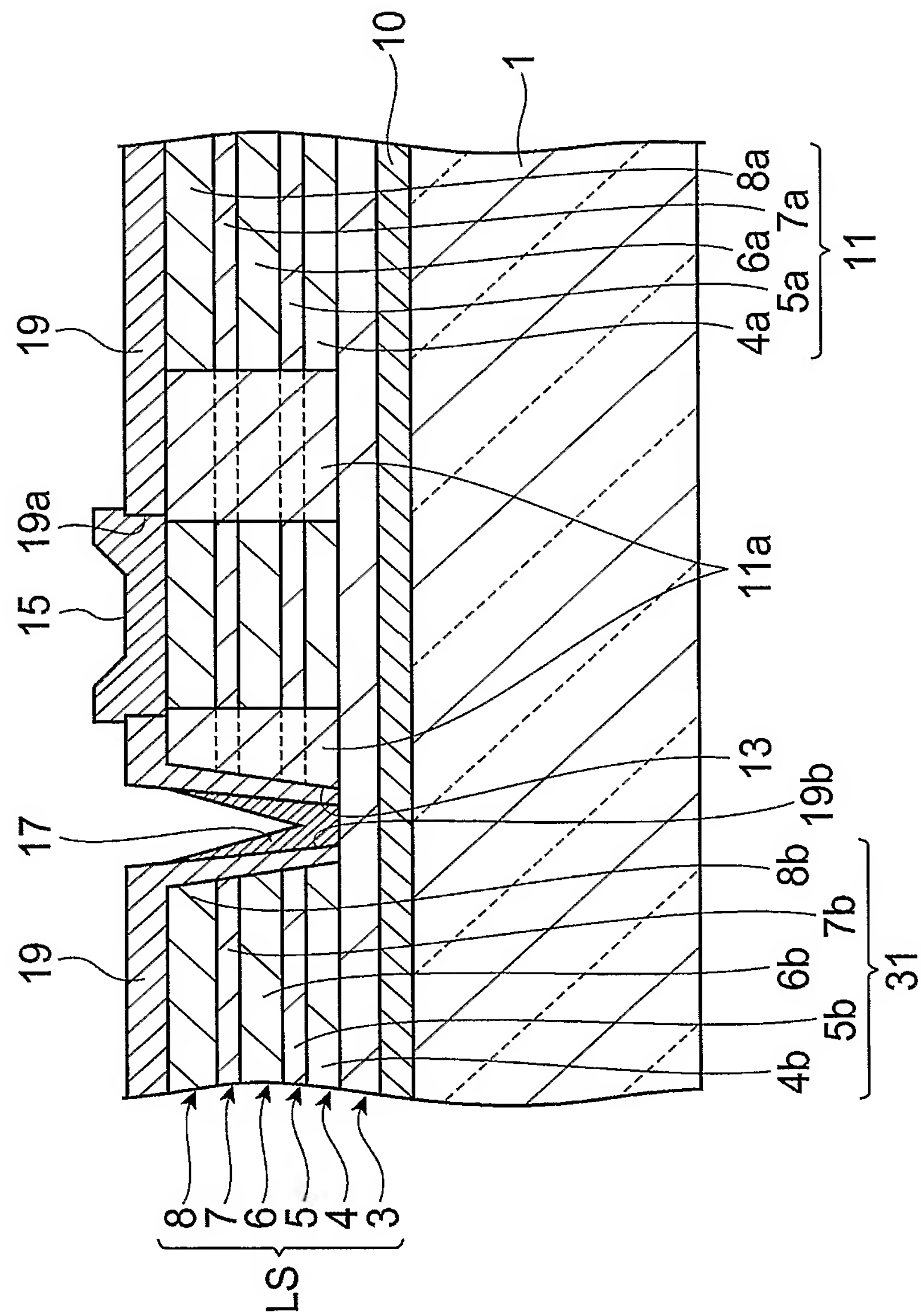
【図 7】



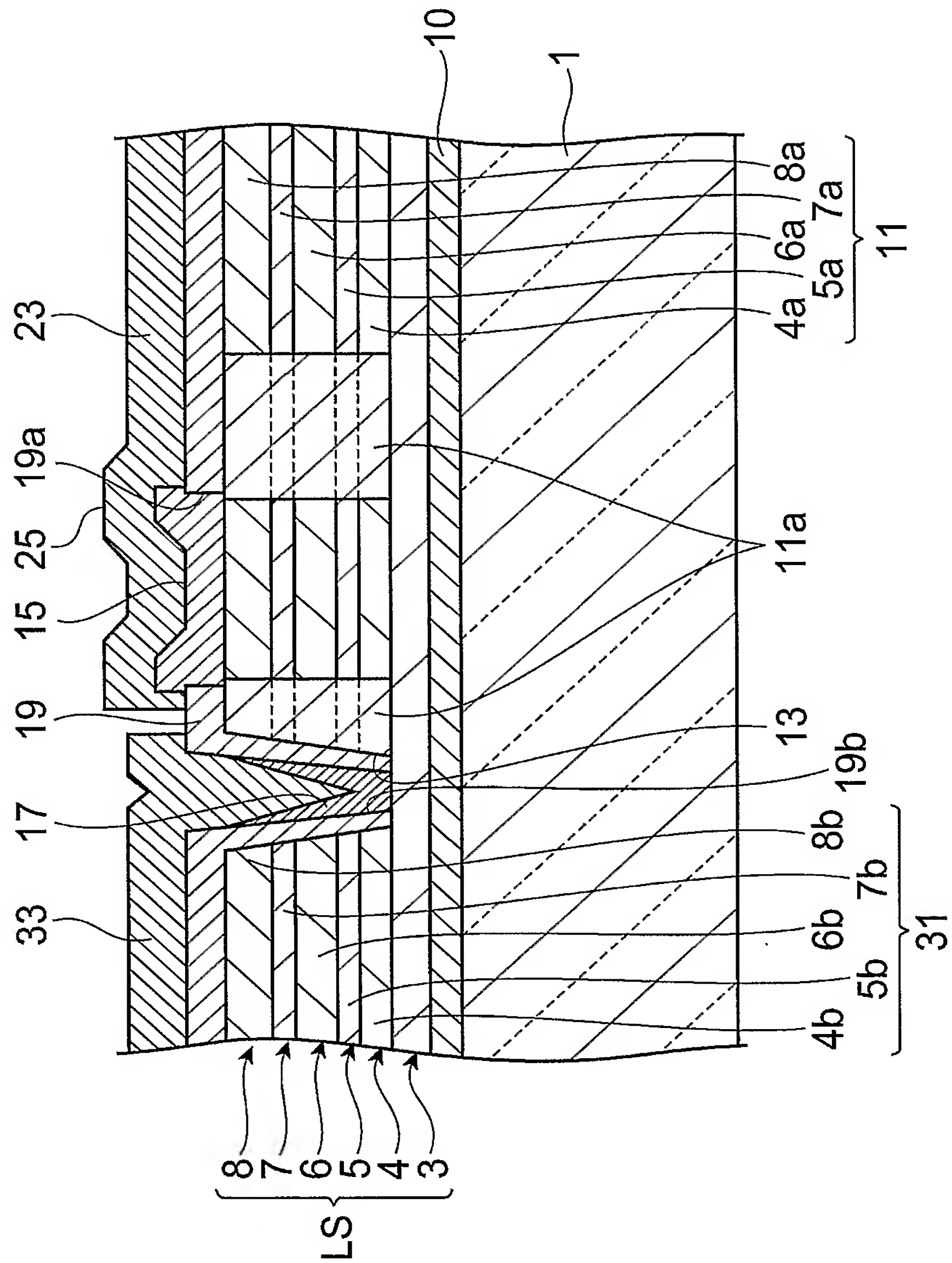
【図 8】



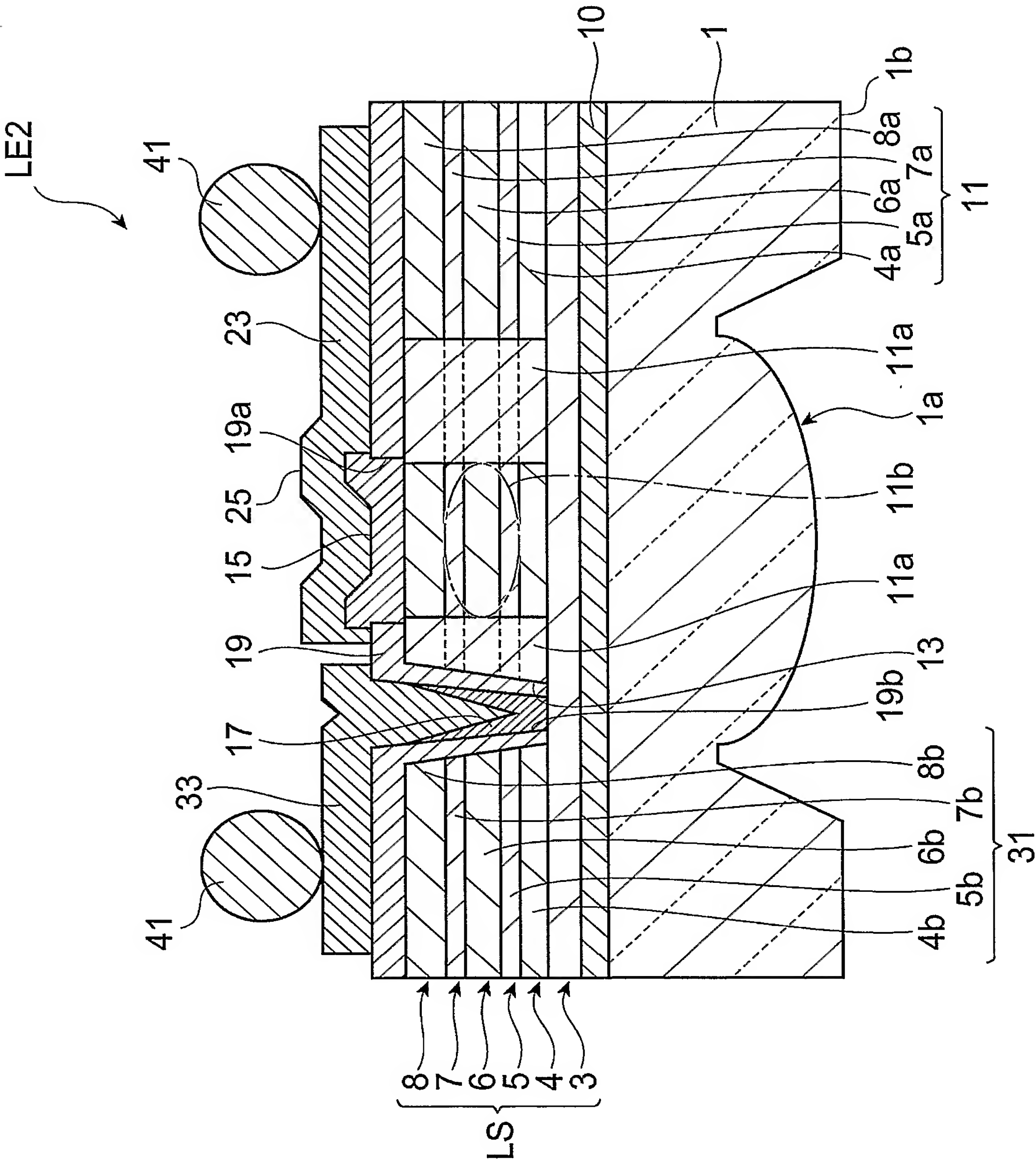
【図 9】



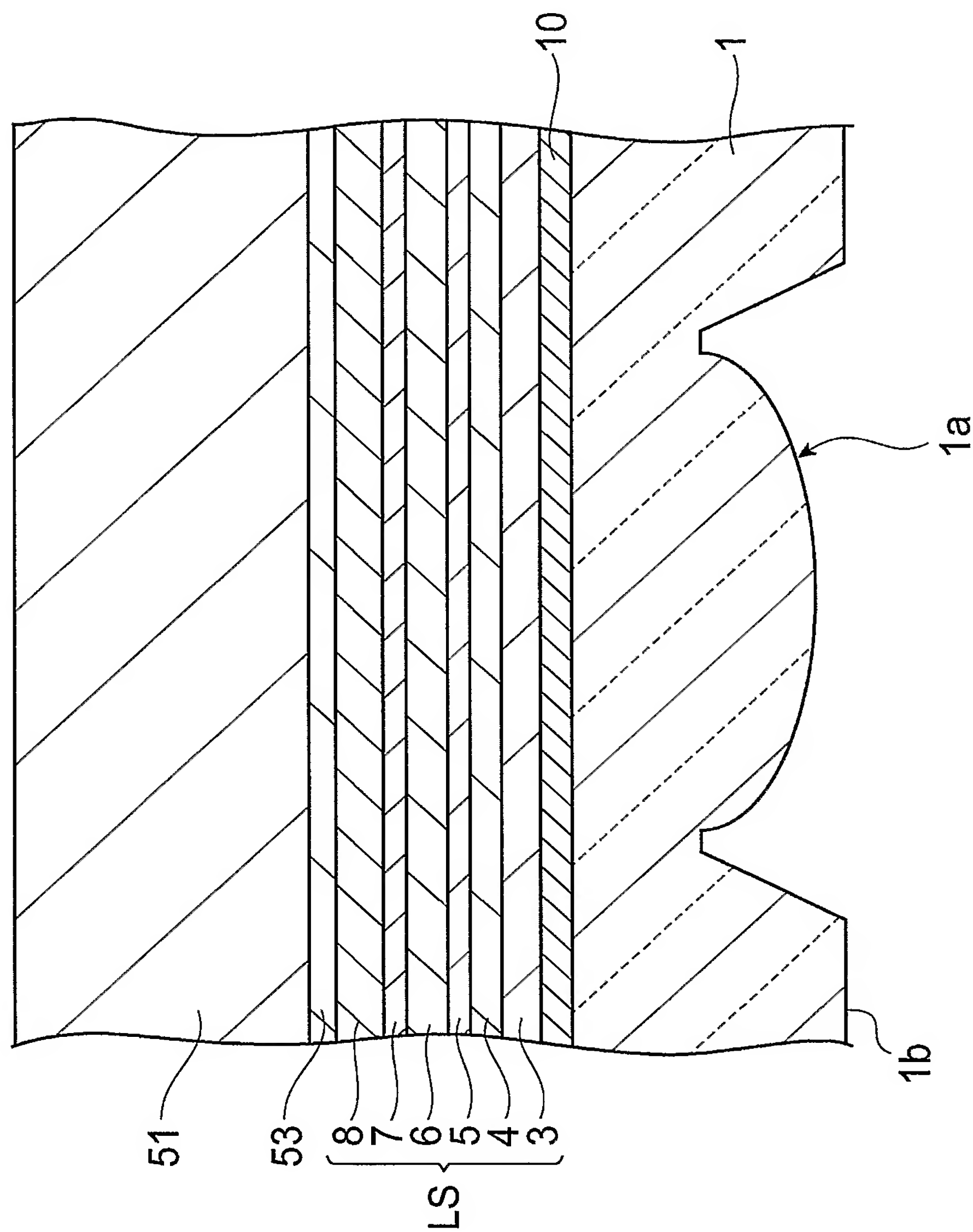
【図 10】



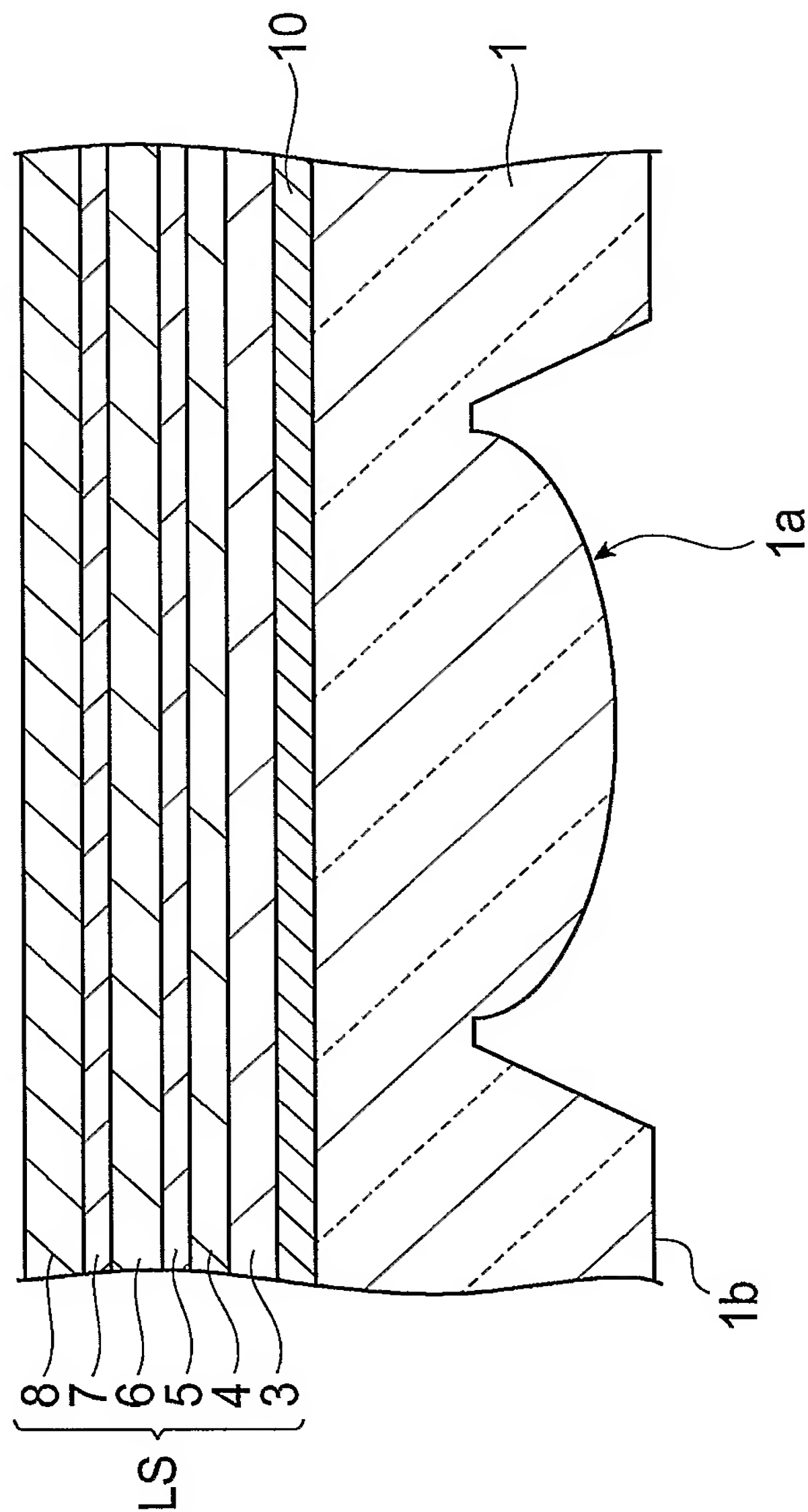
【図 11】



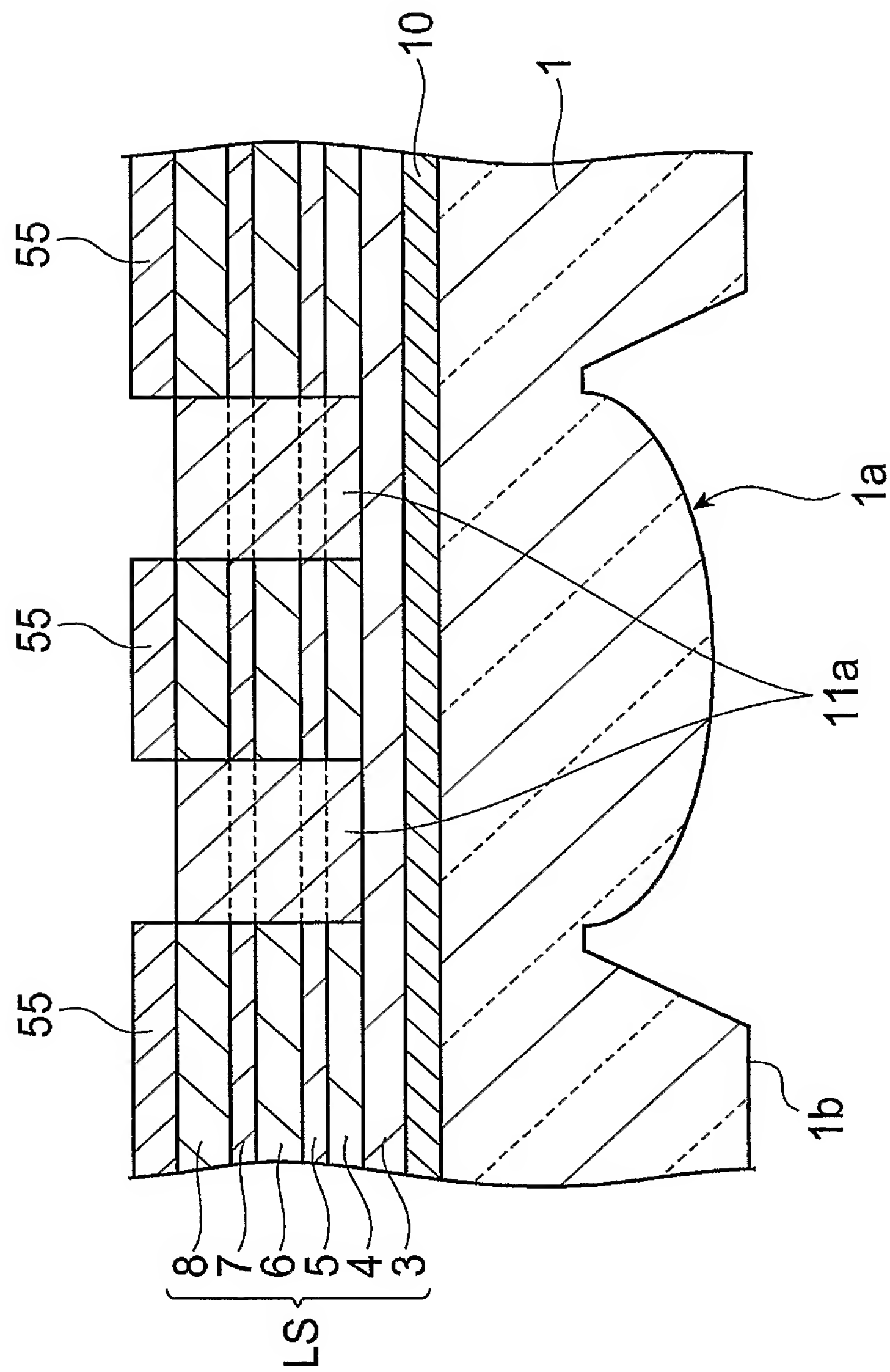
【図 1 2】



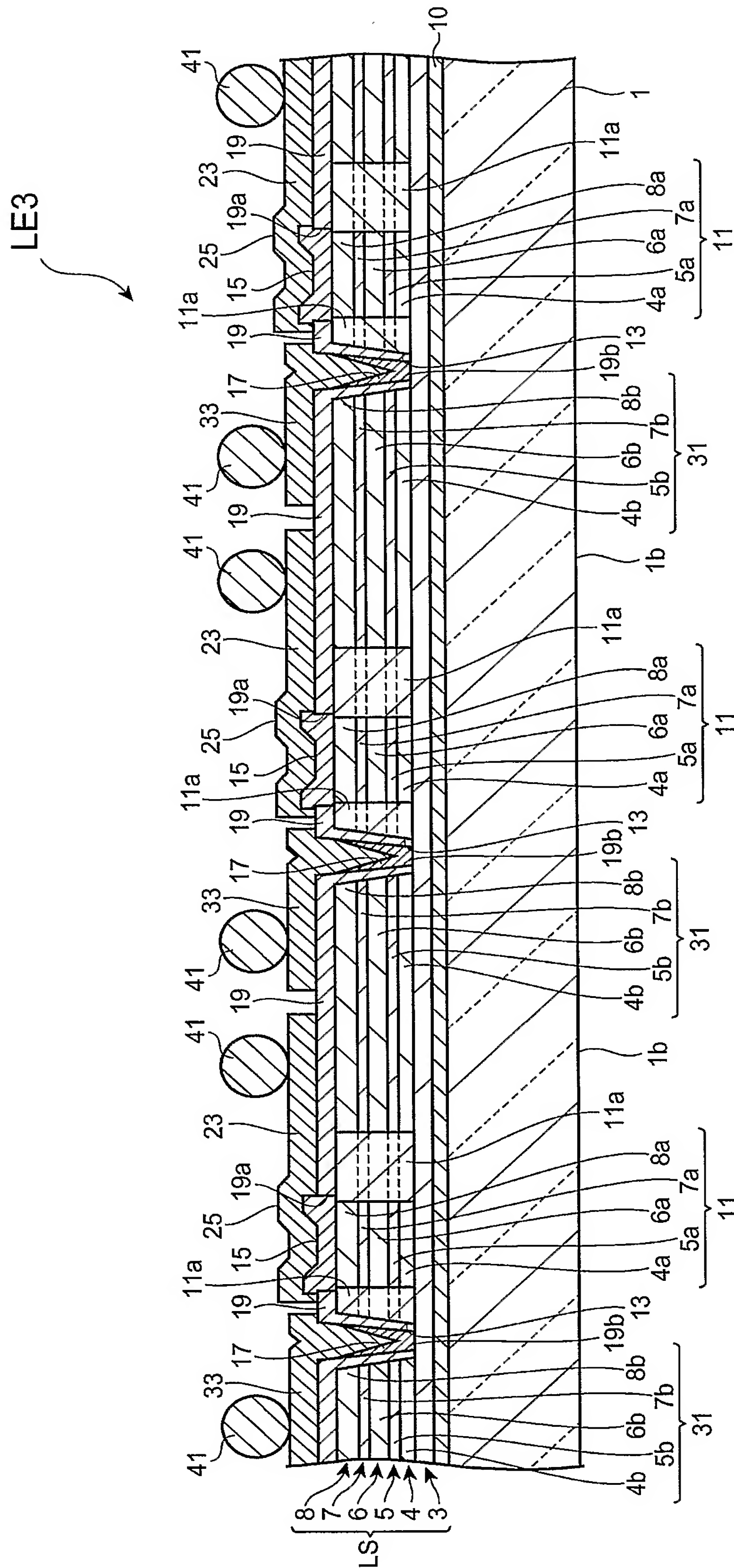
【図 1 3】



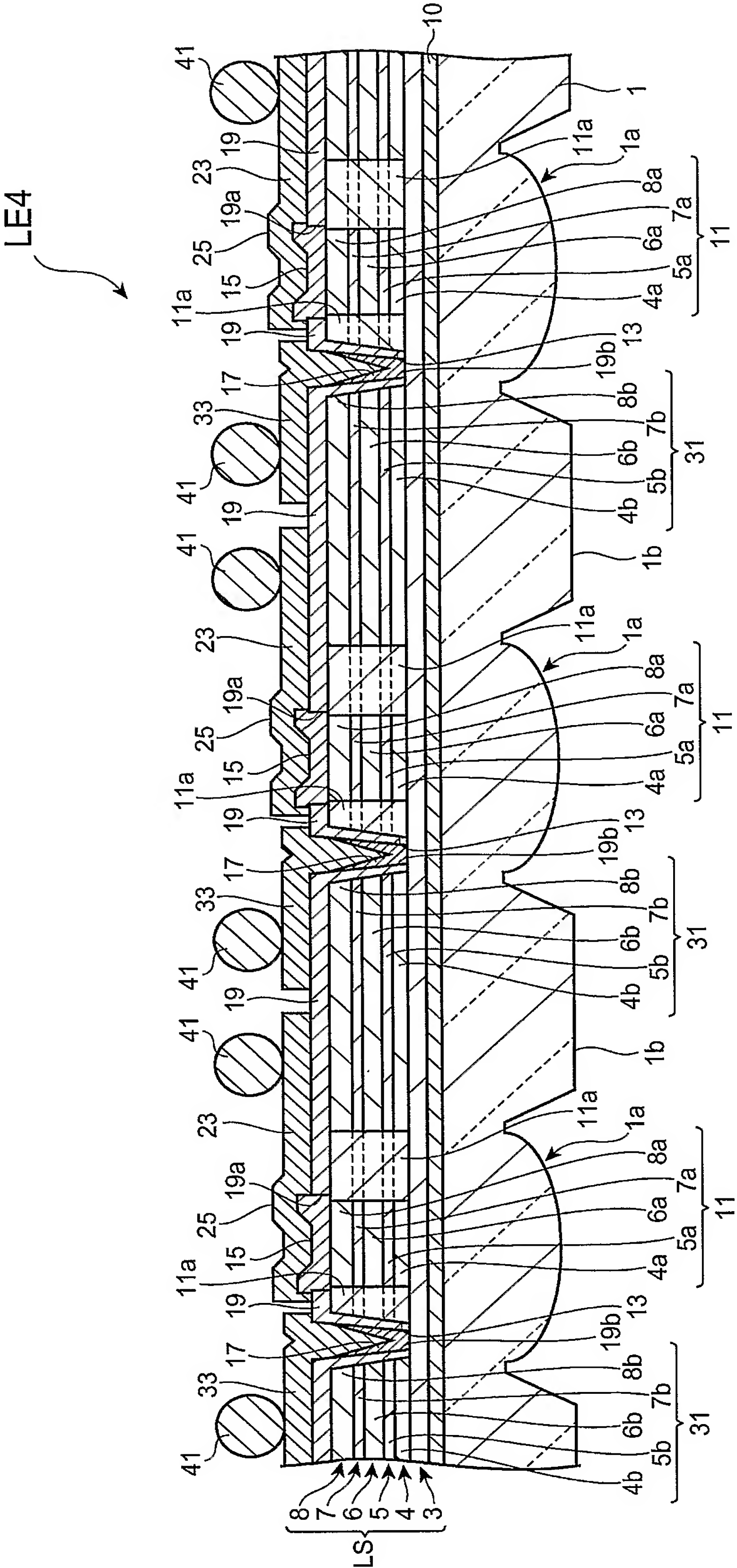
【図 1 4】



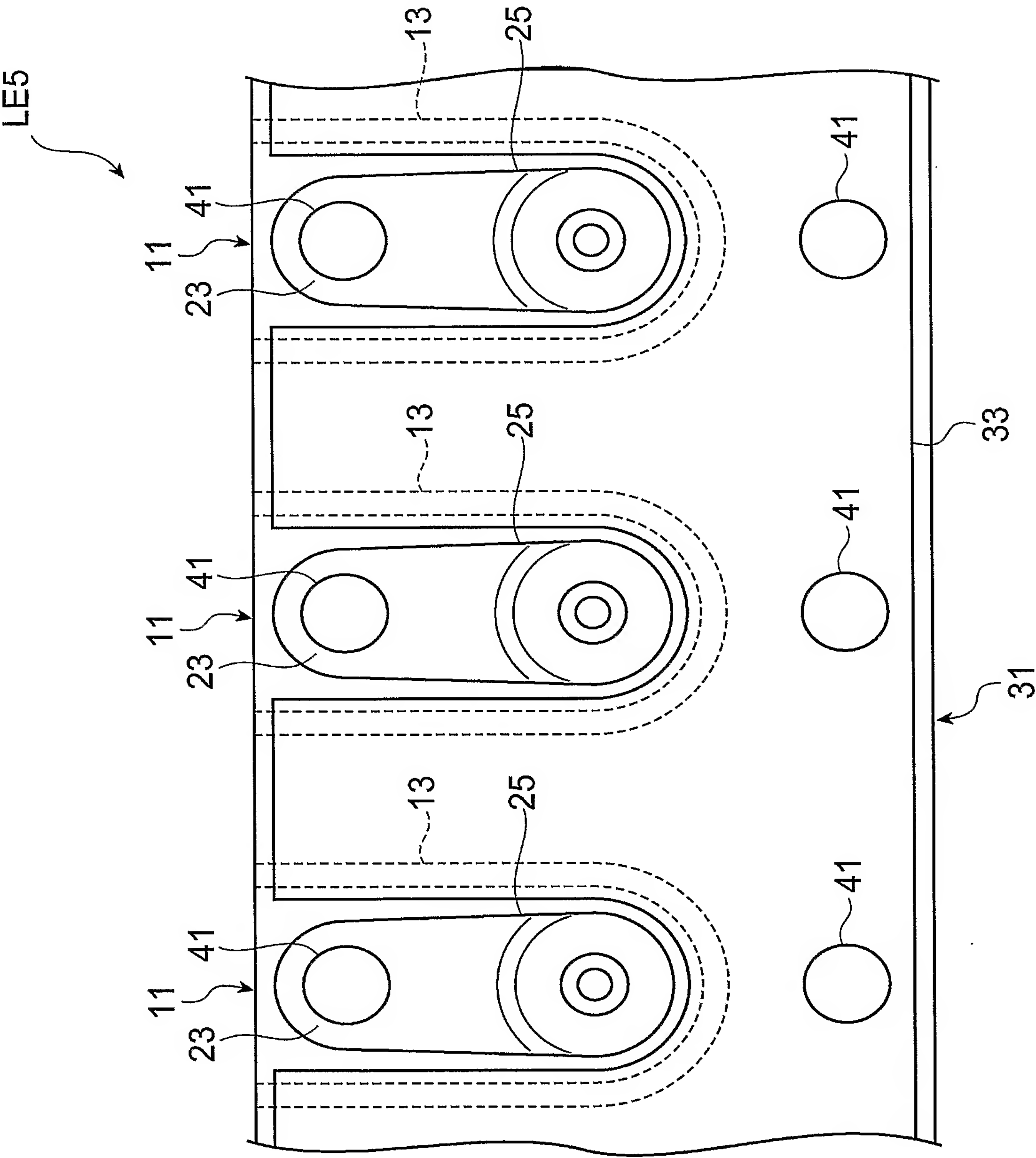
【図 15】



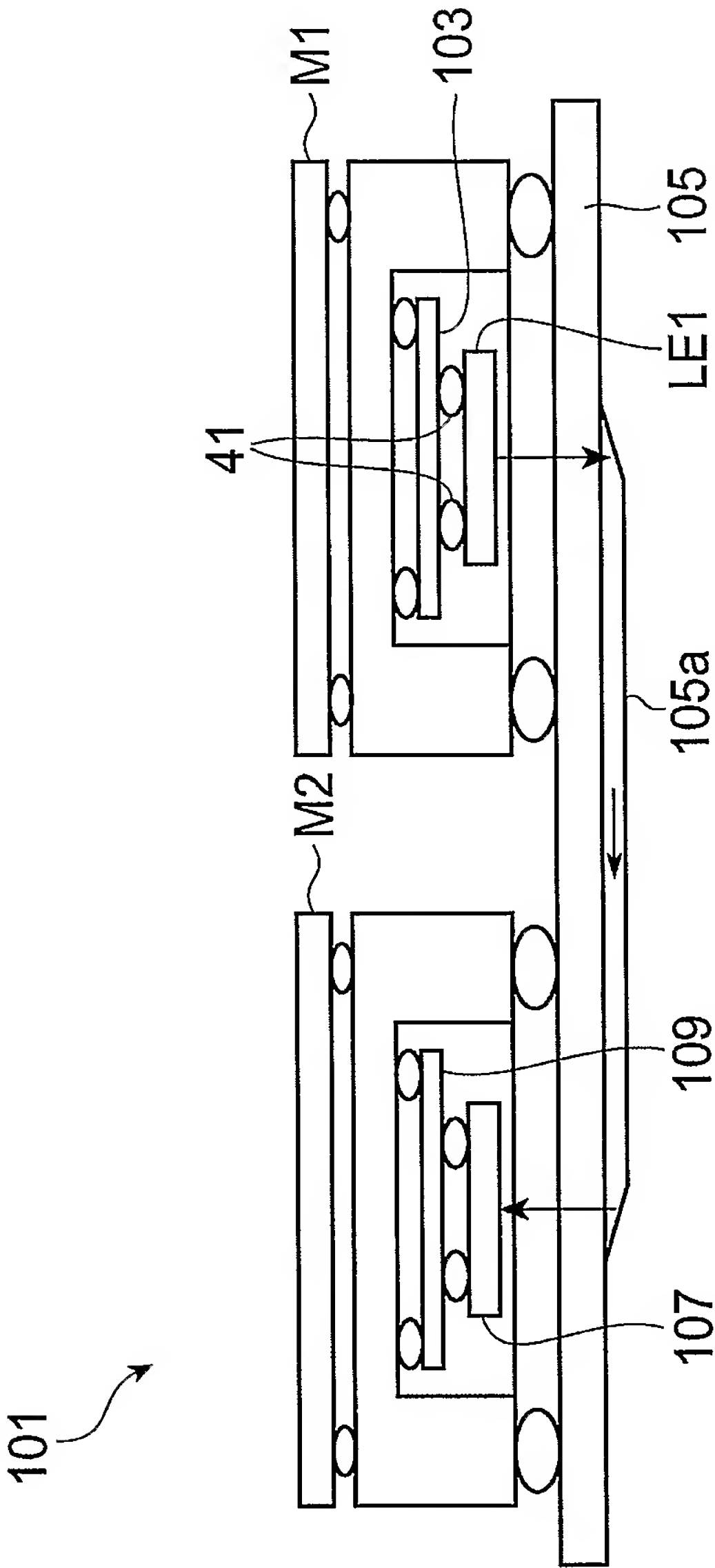
【図 16】



【図 17】



【図 1 9】



【書類名】 要約書

【要約】

【課題】 機械的強度を保ちつつ、小型化を十分に図ることが可能な半導体発光素子及びその製造方法を提供すること。

【解決手段】 半導体発光素子 L E 1 は、層構造体 L S と、ガラス基板 1 とを備える。層構造体 L S は、順次積層された、p 型（第 2 導電型）のコンタクト層 3、p 型の第 1 D B R 層 4、p 型の第 1 クラッド層 5、活性層 6、n 型の第 2 クラッド層 7、及び n 型の第 2 D B R 層 8 を含む。層構造体 L S におけるコンタクト層 3 側には、膜 1 0 を介してガラス基板 1 が接着されている。ガラス基板 1 は、入射光に対して光学的に透明である。膜 1 0 は、層構造体 L S の第 1 D B R 層 4（コンタクト層 3）側に形成される。膜 1 0 は、酸化シリコン（S i O₂）からなる。

【選択図】 図 2

特願 2 0 0 4 - 0 0 2 3 1 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 2 3 6 4 3 6]

1. 変更年月日

1 9 9 0 年 8 月 1 0 日

[変更理由]

新規登録

住 所

静岡県浜松市市野町 1 1 2 6 番地の 1

氏 名

浜松ホトニクス株式会社